

VRC511X

产品描述

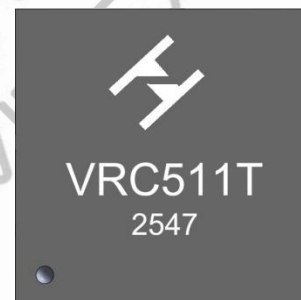
VRC511X 是针对金融领域及非接触式门锁类、门禁类和各种读卡设备应用推出的低电压、低成本的符合 ISO/IEC 14443 Type A/Type B 协议并工作在 13.56MHz 高频模式下的读写卡芯片，具有高集成度和超低功耗的特点。VRC511X 支持 LPCD 工作模式（Low Power Card Detect），该模式下平均工作电流可低至 1.5uA。VRC511X 特别适用于在追求低成本的同时需要较高性能的非接触式读卡数据传输的应用场合。

VRC511A 采用 ESOP8 封装形式封装。

VRC511T 采用 QFN16(3mm*3mm)封装形式封装。

特性

- 工作频率 13.56MHz
- 工作电压 2.0 ~ 5.5V
- LPCD 电流 7uA
- 读卡距离 8 ~ 10cm
- 传输速率 106kbit/s、212kbit/s、424kbit/s
- I2C 接口 最高速率为 400kpbs/s
- 64 字节的发送和接收 FIFO 缓冲区
- 可编程定时器
- 高温自动保护
- 多组电源供电，极高的稳定性
- 支持低功耗卡检测（LPCD）功能
- 支持 ISO/IEC 14443 Type A/Type B 协议
- 具备硬件掉电、软件掉电和发送器掉电等多种节电模式
- 内置 CRC 协处理器，符合 ISO/IEC14443 和 CCITT 协议



应用领域

- 金融领域读卡设备，身份证读卡器
- 智能家庭门锁，酒店锁，桑拿柜锁等非接触式读卡装置
- 各种非接触式读卡设备，公交卡、校园卡读卡器
- 各类非接触式门禁系统，签到、考勤机
- 电动自行车智能车锁

目录

产品描述	1
特性	1
应用领域	1
1、脚位定义及说明	1
1.1 脚位示意图	1
1.2 脚位说明	1
2、绝对最大额定值	2
3、工作条件	2
4、电特性参数	2
5、功能描述	4
5.1 框架图	4
5.2 FIFO 缓冲	4
5.3 CRC 协处理器	4
6、典型应用电路	5
6.1 VRC511A 应用电路	5
6.2 VRC511T 应用电路	5
6.3 双线圈天线匹配原理图	6
6.4 单线圈天线匹配原理图	6
6.5 参考 BOM	6
7、封装	7



1、脚位定义及说明

1.1 脚位示意图

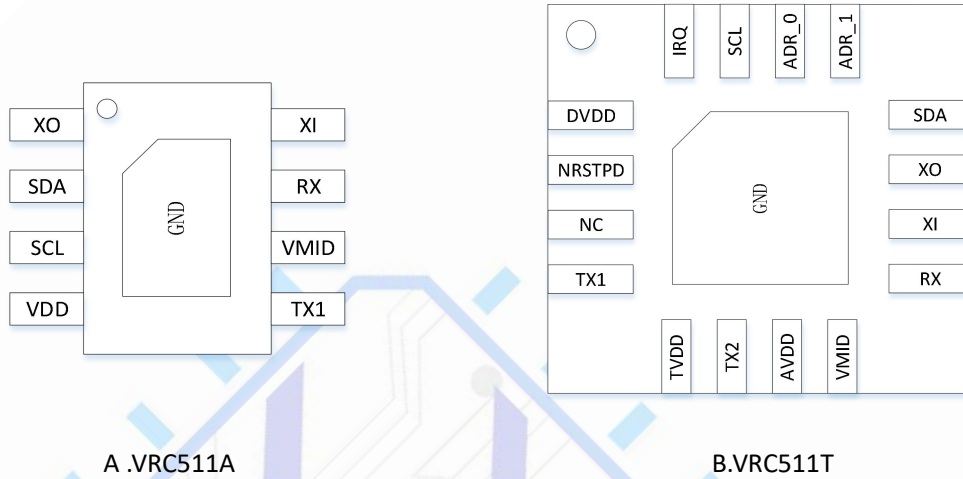


图 1 VRC511X 管脚示意图

1.2 脚位说明

表 1 VRC511X 管脚描述

VRC511A	VRC511T	管脚名称	I/O	管脚功能描述
4	1	DVDD	P	数字电路电源
	2	NRSTPD	I	复位引脚，低电平复位
	3	NC	-	悬空
	4	TX1	O	发射器 1 输出
	5	TVDD	P	发射器电路电源
	6	TX2	O	发射器 2 输出
	7	AVDD	P	模拟电路电源
6	8	VMID	P	内部参考电压
7	9	RX	I	RF 信号输入
8	10	XI	I	晶振驱动管脚，也可输入外部时钟信号
1	11	XO	O	晶振驱动管脚
2	12	SDA	I/O	IIC SDA
	13	ADR_1	I	I2C 从机地址选择位 ADDR_1
	14	ADR_0	I	I2C 从机地址选择位 ADDR_0
3	15	SCL	I	IIC SCL
	16	IRQ	O	中断信号输出管脚
9	17	GND	P	接地

2、绝对最大额定值

表 2 绝对最大额定值

参数	符号	条件	最小	最大	单位
电源电压	V_{DD}		-0.3	5.5	V
接口电压	V_{IN}		-0.3	$V_{DD} + 0.3$	V
结温	T_J		-40	125	$^{\circ}C$
储藏温度	T_{STG}		-50	150	$^{\circ}C$
焊接温度	T_{SDR}	持续时间不超过 30 秒		255	$^{\circ}C$
栓锁电流		@ 85 $^{\circ}C$	-100	100	mA

3、工作条件

表 3 推荐工作条件

参数	符号	条件	最小	典型	最大	单位
数字电源电压	DVDD	$DVDD \leq AVDD \leq TVDD$	2.0		5.5	V
模拟电源电压	AVDD	$DVDD \leq AVDD \leq TVDD$	2.0		5.5	V
发射器电源电压	TVDD	$DVDD \leq AVDD \leq TVDD$	2.0		5.5	V
运行温度	T_{OP}		-40		85	$^{\circ}C$
电源电压斜率	V_{SL}		1			mV/us

4、电特性参数

表 4 电特性参数

参数	符号	条件	最小	典型	最大	单位
硬掉电电流	I_{HPD}	$AVDD = DVDD = TVDD = 3.3$ $VNRSTPD = 0$		0.02		μA
软掉电电流 (RF 电平检测器开启)	I_{SPD}	$AVDD = DVDD = TVDD = 3.3V$		2		μA
空闲电流	I_{IDLE}	$AVDD = DVDD = TVDD = 3.3V$		1.6		mA
		$AVDD = DVDD = TVDD = 5.0V$		1.7		

参数	符号	条件	最小	典型	最大	单位
模拟电源电流	I_{AVDD}	AVDD=DVDD=TVDD=3.3V		3.0		mA
		AVDD=DVDD=TVDD=5.0V		3.1		mA
数字电源电流	I_{DVDD}	AVDD=DVDD=TVDD=3.3V		2.0		mA
		AVDD=DVDD=TVDD=5.0V		2.2		mA
发射器电源电流	I_{TVDD}	AVDD=DVDD=TVDD=3.3V		60	100	mA
		AVDD=DVDD=TVDD=5.0V		90	140	mA
抗电源纹波	V_{Pipple}	AVDD=DVDD=TVDD=3.3V			400	mV
		AVDD=DVDD=TVDD=5.0V			300	mV
抗电源随机噪声	V_{Noise}	AVDD=DVDD=TVDD=3.3V			1600	mV
		AVDD=DVDD=TVDD=5.0V			1600	mV
TX 输入电阻	R_{TX}	AVDD=DVDD=TVDD=3.3V		25		Ω
		AVDD=DVDD=TVDD=5.0V		20		Ω
接收灵敏度	V_{RX}	AVDD=DVDD=TVDD=3.3V			0.5	mVrms
		AVDD=DVDD=TVDD=5.0V			0.5	mVrms
RX 输入电阻	R_{RX}	AVDD=DVDD=TVDD=3.3V		50		K Ω
		AVDD=DVDD=TVDD=5.0V		50		K Ω
上电复位电源	V_{POR}	AVDD=DVDD=TVDD=3.3V		1.5		V
		AVDD=DVDD=TVDD=5.0V		1.5		V
晶振启动时间	T_{OSU}	AVDD=DVDD=TVDD=3.3V		400		us
		AVDD=DVDD=TVDD=5.0V		400		us

5、功能描述

5.1 框架图

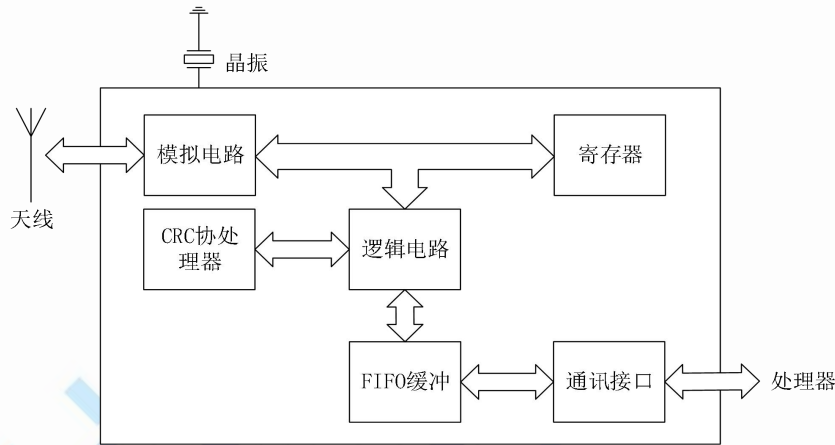


图 2 VRC511X 内部电路框架图

5.2 FIFO 缓冲

VRC511X 包含一个 64x8 位的 FIFO 缓冲区，用来缓冲 VRC511X 和主机之间的输入输出数据流。输入输出接口为 FIFODataReg 寄存器，地址为 0x09，通过读写该寄存器读写 FIFO 缓冲区。FIFOLevelReg 寄存器指示 FIFO 缓冲区存储的字节数，读/写 FIFODataReg 寄存器分别减/增 FIFOLevel 值。

5.3 CRC 协处理器

VRC511X 内部的 CRC 协处理器根据 ISO/IEC 14443 A/CCIT 计算 CRC 值并且根据传输速率产生奇偶校验位。自动奇偶校验位产生功能通过配置 MfRxReg 寄存器的 ParityDisable 位关闭。

6、典型应用电路

6.1 VRC511A 应用电路

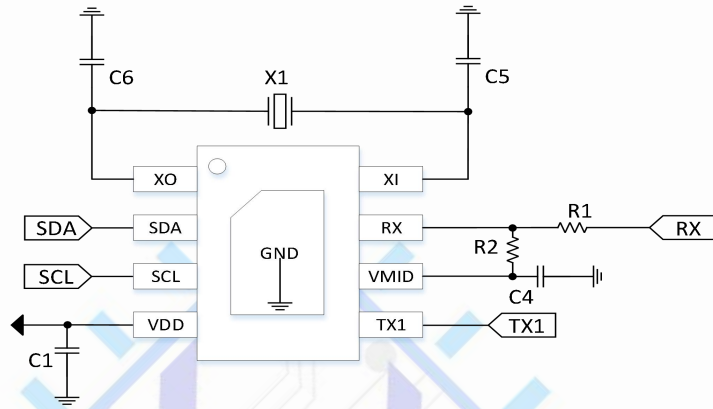


图 3 VRC511A 应用电路图

6.2 VRC511T 应用电路

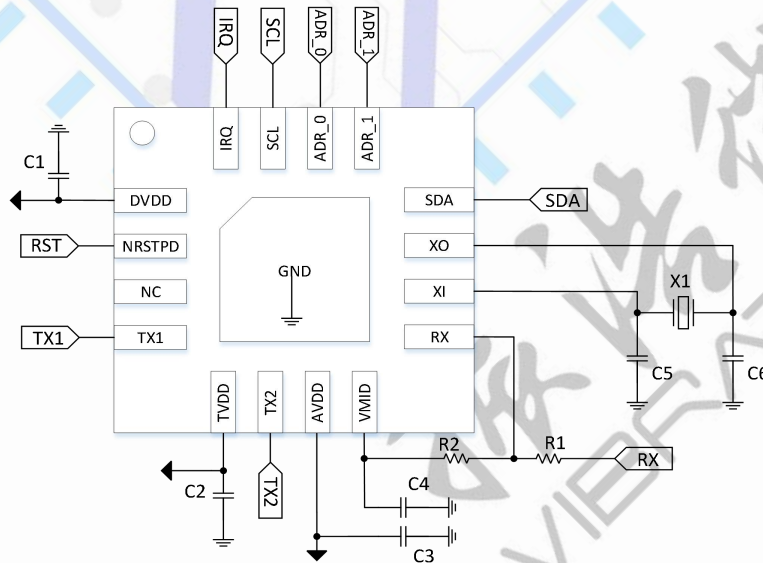


图 4 VRC511T 应用电路图

6.3 双线圈天线匹配原理图

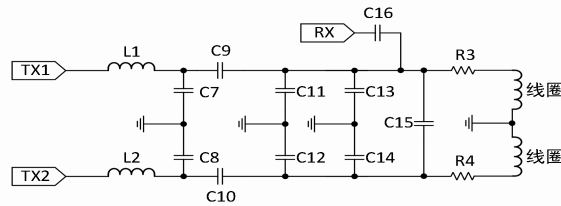


图 5 VRC511X 双线圈天线匹配原理图

6.4 单线圈天线匹配原理图

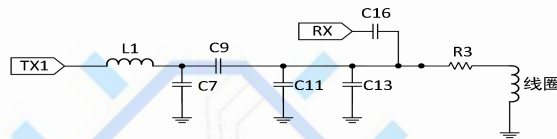


图 6 VRC511X 单线圈天线匹配原理图

6.5 参考 BOM

表 5 参考 BOM

标号	说明	器件值	单位	供应商
X1	晶体, ± 20 ppm,	27.12	MH	
L1	匹配网络电感, $\pm 10\%$, 绕线电感	560	nH	
L2	匹配网络电感, $\pm 10\%$, 绕线电感	560	nH	
C1	电源滤波电容, $\pm 20\%$, X7R, 25 V	1	μ F	
C2	电源滤波电容, $\pm 20\%$, X7R, 25 V	1	μ F	
C3	电源滤波电容, $\pm 20\%$, X7R, 25 V	1	μ F	
C4	电源滤波电容, $\pm 20\%$, X7R, 25 V	1	μ F	
C5	晶体驱动电容, $\pm 5\%$, NP0, 50 V	18	pF	
C6	晶体驱动电容, $\pm 5\%$, NP0, 50 V	18	pF	
C7	匹配网络电容, ± 0.25 pF, NP0, 50 V	47	pF	
C8	匹配网络电容, ± 0.25 pF, NP0, 50 V	47	pF	
C9	匹配网络电容, ± 0.25 pF, NP0, 50 V	47	pF	
C10	匹配网络电容, ± 0.25 pF, NP0, 50 V	47	pF	
C11	匹配网络电容, ± 0.25 pF, NP0, 50 V	120	pF	
C12	匹配网络电容, ± 0.25 pF, NP0, 50 V	120	pF	
C13	预留位置	--	--	
C14	预留位置	--	--	
C15	预留位置	--	--	
C16	匹配网络电容, ± 0.25 pF, NP0, 50 V	15	pF	
R1	偏置电阻, $\pm 5\%$	5.1	K Ω	
R2	偏置电阻, $\pm 5\%$	820	K Ω	
R3	ESD 保护电阻, $\pm 5\%$	0.33	Ω	
R4	ESD 保护电阻, $\pm 5\%$	0.33	Ω	

7、封装

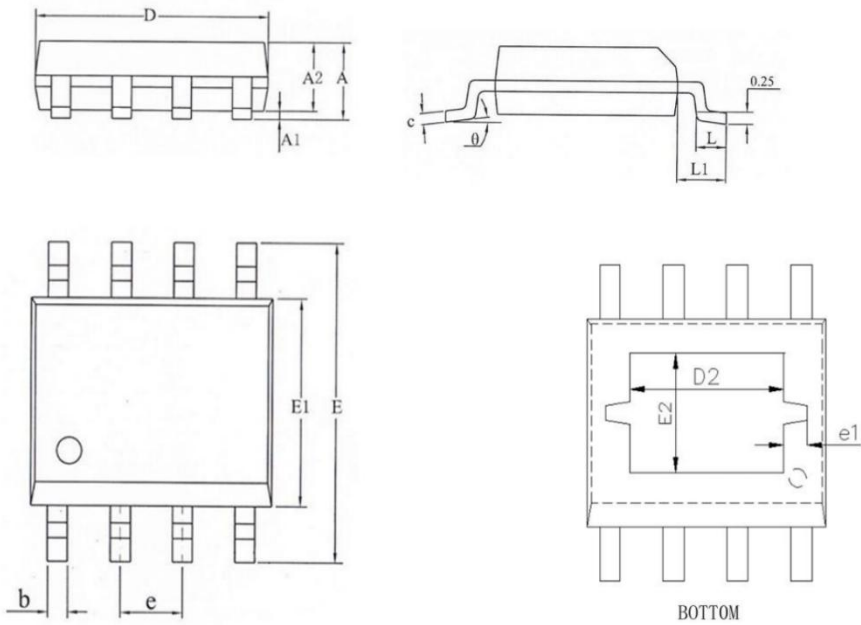


图 7 ESOP8 封装示意图

表 6 ESOP8 封装尺寸参数

符号	尺寸 (毫米 mm)		
	最小值	典型值	最大值
A	1.35		1.65
A1	0.05		0.15
A2	1.30	1.40	1.50
b	0.33	0.40	0.47
c	0.20		0.25
D	4.7	4.9	5.10
D2		2.29	
E	5.80	6.00	5.20
E1	3.80	3.90	4.00
E2		2.29	
e		1.27	
e1		0.51	
L	0.55	0.60	0.75
L1		1.05	
θ	0°	4°	8°

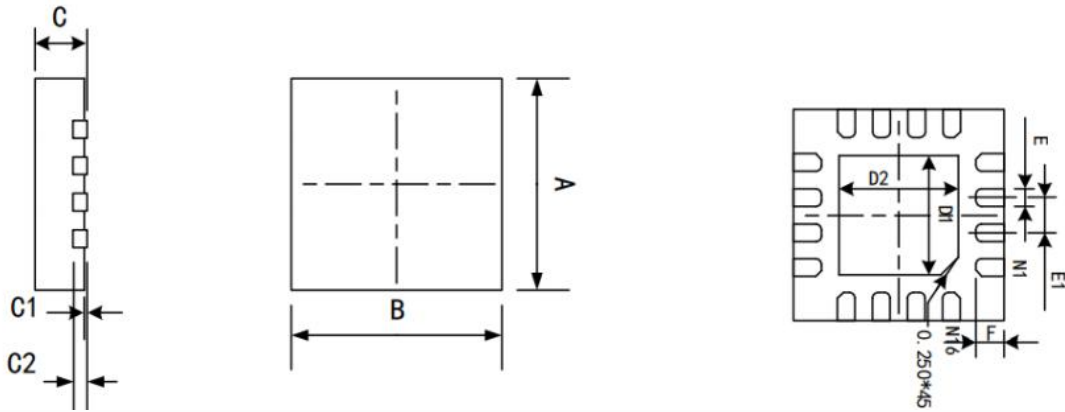


图 8 QFN16 (3*3) 封装示意图

表 7 QFN16 (3*3) 封装尺寸参数

符号	尺寸 (毫米 mm)		
	最小值	典型值	最大值
A	2.90	3.00	3.10
B	2.90	3.00	3.10
C	0.70	0.75	0.80
C1	0.00		0.05
C2		0.203	
D1		1.70	
D2		1.70	
E		0.25	
E1		0.50	
F		0.40	