

VRC622

产品描述

VRC622 是针对金融领域及非接触式门锁类、门禁类和各种读卡设备应用推出的低电压、支持符合 ISO/IEC14443 TYPEA 协议的读写器模式和 ISO/IEC14443 TYPEB 协议的读写器模式以及 ISO15693 协议的读写器模式并工作在 13.56MHz 高频模式下的读写卡芯片，具有高集成度和超低功耗的特点。VRC622 支持 LPCD 工作模式（Low Power Card Detect），该模式下平均工作电流可低至 1.5uA。VRC622 特别适用于在追求低成本的同时需要较高性能的非接触式读卡数据传输的应用场合。

VRC622 采用管脚间距为 0.5mm 的 QFN32 封装形式封装。

特性

工作频率 13.56MHz
工作电压 2.0 ~ 5.5V
LPCD 电流 1.5uA（500ms 休眠时间）
读卡距离 8 ~ 10cm
传输速率 106kbit/s、212kbit/s、424kbit/s
SPI 接口 速率 10Mbit/s
I2C 接口 标准模式速率为 100kbps/s
UART 接口 传输速率 1228.8kbit/s
64 字节的发送和接收 FIFO 缓冲区
可编程定时器
高温自动保护
多组电源供电，极高的稳定性
支持低功耗卡检测（LPCD）功能
支持 ISO/IEC 14443 Type A/Type B 协议
支持 ISO/IEC 15693 读写器模式
具备硬件掉电、软件掉电和发送器掉电等多种节电模式
内置 CRC 协处理器，符合 ISO/IEC14443 和 CCITT 协议

应用领域

金融领域读卡设备，身份证读卡器
智能家庭门锁，酒店锁，桑拿柜锁等非接触式读卡装置
各种非接触式读卡设备，公交卡、校园卡读卡器
各类非接触式门禁系统，签到、考勤机
电动自行车智能车锁



目录

1、脚位定义及说明	1
1.1 脚位示意图	1
1.2 脚位说明	1
2、绝对最大额定值	3
3、工作条件	3
4、电特性参数	3
5、功能描述	5
5.1 框架图	5
5.2 通讯接口	5
5.3 FIFO 缓冲	6
5.4 CRC 协处理器	6
6、典型应用电路	6
6.1 SPI 接口应用电路	6
6.2 IIC 接口应用电路	7
6.3 UART 接口应用电路	7
6.4 双线圈天线匹配原理图	8
6.5 单线圈天线匹配原理图	8
7、封装	9

1、脚位定义及说明

1.1 脚位示意图

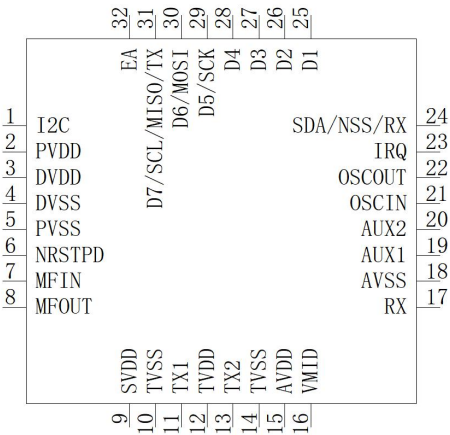


图 1 VRC622 管脚示意图

1.2 脚位说明

表 1 VRC622 管脚描述

管脚号	管脚名称	I/O	管脚功能描述
1	I2C	I	I2C 使能，高电平有效
2	PVDD	P	IO 电路电源
3	DVDD	P	数字电路电源
4	DVSS	P	数字电路接地
5	PVSS	O	IO 电路接地
6	NRSTPD	I	复位引脚，低电平复位
7	MFIN		测试引脚，不开放，悬空
8	MFOUT		测试引脚，不开放，悬空
9	SVDD		测试引脚，不开放，悬空
10	TVSS	P	发射器接地
11	TX1	O	发射器 1 输出
12	TVDD	P	发射器电路电源

管脚号	管脚名称	I/O	管脚功能描述
13	TX2	O	发射器 2 输出
14	TVSS	P	发射器电路接地
15	AVDD	P	模拟电路电源
16	VMIN	P	内部参考电压
17	RX	I	RF 信号输入
18	AVSS	P	模拟电路接地
19	AUX1	O	测试管脚 1
20	AUX2	O	测试管脚 2
21	OSCIN	I	晶振驱动管脚，也可输入外部时钟信号
22	OSCOU	O	晶振驱动管脚
23	IRQ	O	中断信号输出管脚
24	SDA/NSS/ RX	I/O	数字通信接口，与选择的通讯方式有关： I2C 的 SDA SPI 从机的片选 UART 的 RX
25	D1	I/O	并口通讯接口、I2C 从机地址选择位 ADDR_0
26	D2	I/O	并口通讯接口、I2C 从机地址选择位 ADDR_1
27	D3	I/O	并口通讯接口、I2C 从机地址选择位 ADDR_2
28	D4	I/O	并口通讯接口、I2C 从机地址选择位 ADDR_3
29	D5/SCK	I/O	并口通讯接口、I2C 从机地址选择位 ADDR_4 SPI 接口的时钟输入端。
30	D6/MOSI	I/O	并口通讯接口、I2C 从机地址选择位 ADDR_5 SPI 接口从机数据输入端。
31	D7/SCL/M ISO/TX	I/O	并口通讯接口、I2C 从机地址选择位 ADDR_6 I2C 从机 SCL SPI 接口从机数据输出端。 UART 数据输出端
32	EA	I	I2C 地址编码使能，高电平有效

2、绝对最大额定值

表 2 绝对最大额定值

参数	符号	条件	最小	最大	单位
电源电压	V_{DD}		-0.3	5.5	V
接口电压	V_{IN}		-0.3	$V_{DD} + 0.3$	V
结温	T_J		-40	125	°C
储藏温度	T_{STG}		-50	150	°C
焊接温度	T_{SDR}	持续时间不超过 30 秒		255	°C
栓锁电流		@ 85 °C	-100	100	mA

3、工作条件

表 3 推荐工作条件

参数	符号	条件	最小	典型	最大	单位
数字电源电压	DVDD	PVDD=DVDD<=AVDD<=TVDD	2.0		5.5	V
模拟电源电压	AVDD	PVDD=DVDD<=AVDD<=TVDD	2.0		5.5	V
发射器电源电压	TVDD	PVDD=DVDD<=AVDD<=TVDD	2.0		5.5	V
管脚电源电压	PVDD	PVDD=DVDD<=AVDD<=TVDD	2.0		5.5	V
运行温度	T_{OP}		-40		85	°C
电源电压斜率	V_{SL}		1			mV/us

4、电特性参数

表 4 电特性参数

参数	符号	条件	最小	典型	最大	单位
硬掉电电流	I_{HPD}	AVDD=DVDD=TVDD=PVDD=3.3V		0.02		uA
		AVDD=DVDD=TVDD=PVDD=5.0V		0.02		
软掉电电流 (RF 电平检测器开启)	I_{SPD}	AVDD=DVDD=TVDD=PVDD=3.3V		0.5		uA
		AVDD=DVDD=TVDD=PVDD=5.0V		0.6		
空闲电流	I_{IDLE}	AVDD=DVDD=TVDD=PVDD=3.3V		2.4		mA
		AVDD=DVDD=TVDD=PVDD=5.0V		2.5		

参数	符号	条件	最小	典型	最大	单位
模拟电源电流	I_{AVDD}	AVDD=DVDD=TVDD=PVDD=3.3V		2.0		mA
		AVDD=DVDD=TVDD=PVDD=5.0V		2.1		mA
数字电源电流	I_{DVDD}	AVDD=DVDD=TVDD=PVDD=3.3V		2.0		mA
		AVDD=DVDD=TVDD=PVDD=5.0V		2.2		mA
发射器电源电流	I_{TVDD}	AVDD=DVDD=TVDD=PVDD=3.3V		60	100	mA
		AVDD=DVDD=TVDD=PVDD=5.0V		90	150	mA
抗电源纹波	V_{Pipple}	AVDD=DVDD=TVDD=PVDD=3.3V			400	mV
		AVDD=DVDD=TVDD=PVDD=5.0V			300	mV
抗电源随机噪声	V_{Noise}	AVDD=DVDD=TVDD=PVDD=3.3V			1600	mV
		AVDD=DVDD=TVDD=PVDD=5.0V			1600	mV
TX 输入电阻	R_{TX}	AVDD=DVDD=TVDD=PVDD=3.3V		25		Ω
		AVDD=DVDD=TVDD=PVDD=5.0V		20		Ω
接收灵敏度	V_{RX}	AVDD=DVDD=TVDD=PVDD=3.3V			0.5	mVrms
		AVDD=DVDD=TVDD=PVDD=5.0V			0.5	mVrms
RX 输入电阻	R_{RX}	AVDD=DVDD=TVDD=PVDD=3.3V		50		K Ω
		AVDD=DVDD=TVDD=PVDD=5.0V		50		K Ω
上电复位电源	V_{POR}	AVDD=DVDD=TVDD=PVDD=3.3V		1.5		V
		AVDD=DVDD=TVDD=PVDD=5.0V		1.5		V
晶振启动时间	T_{OSU}	AVDD=DVDD=TVDD=PVDD=3.3V		700		us
		AVDD=DVDD=TVDD=PVDD=5.0V		700		us

5、功能描述

5.1 框架图

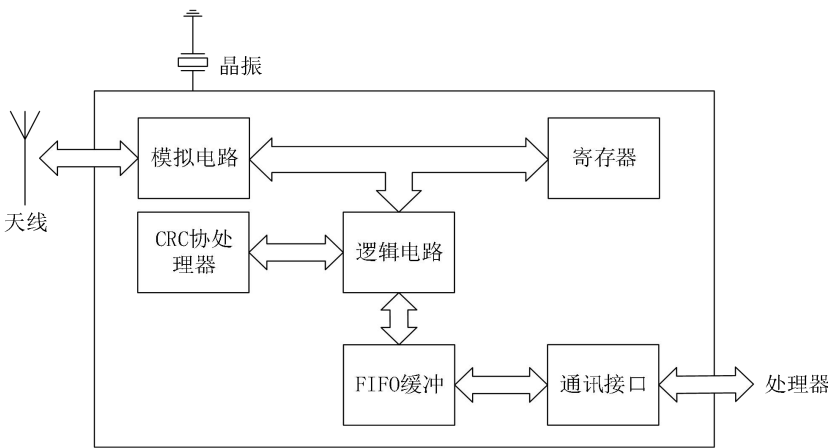


图 2 VRC622 内部电路框架图

5.2 通讯接口

VRC622 可以选择三种通讯方式，分别为 SPI、I2C 和 UART。选择方式如表 5 所示。

表 5 VRC622 通讯方式选择

管脚编号	管脚名称	接口类型		
		UART	SPI	I2C
1	I2C	0	0	1
32	EA	0	1	EA
31	D7/SCL/MISO/TX	TX	MISO	SCL
30	D6/MOSI	MX	MOSI	ADDRESS_5
29	D5/SCK	DTRQ	SCK	ADDRESS_4
28	D4	-	-	ADDRESS_3
27	D3	-	-	ADDRESS_2
26	D2	-	-	ADDRESS_1
25	D1	-	-	ADDRESS_0
24	SDA/NSS/RX	RX	NSS	SDA

5.3 FIFO 缓冲

VRC622 包含一个 64x8 位的 FIFO 缓冲区，用来缓冲 VRC622 和主机之间的输入输出数据流。输入输出接口为 FIFODataReg 寄存器，地址为 0x09，通过读写该寄存器读写 FIFO 缓冲区。FIFOLevelReg 寄存器指示 FIFO 缓冲区存储的字节数，读/写 FIFODataReg 寄存器分别减/增 FIFOLevel 值。

5.4 CRC 协处理器

VRC622 内部的 CRC 协处理器根据 ISO/IEC 14443 A/CCIT 计算 CRC 值并且根据传输速率产生奇偶校验位。自动奇偶校验位产生功能通过配置 MfRxReg 寄存器的 ParityDisable 位关闭。

6、典型应用电路

6.1 SPI 接口应用电路

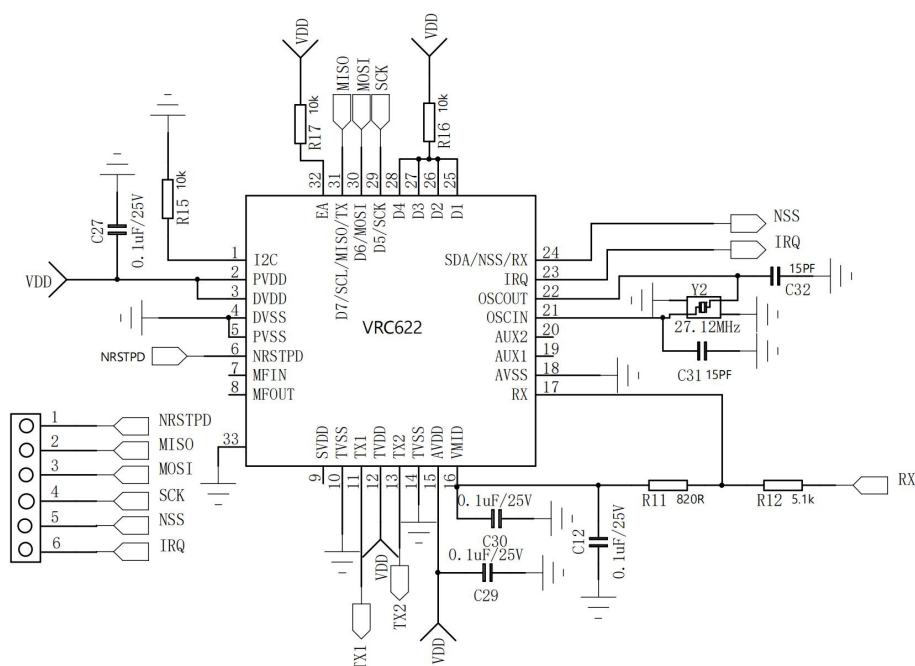


图 3 VRC622 SPI 接口应用电路图

www.szvibration.com

6.4 双线圈天线匹配原理图

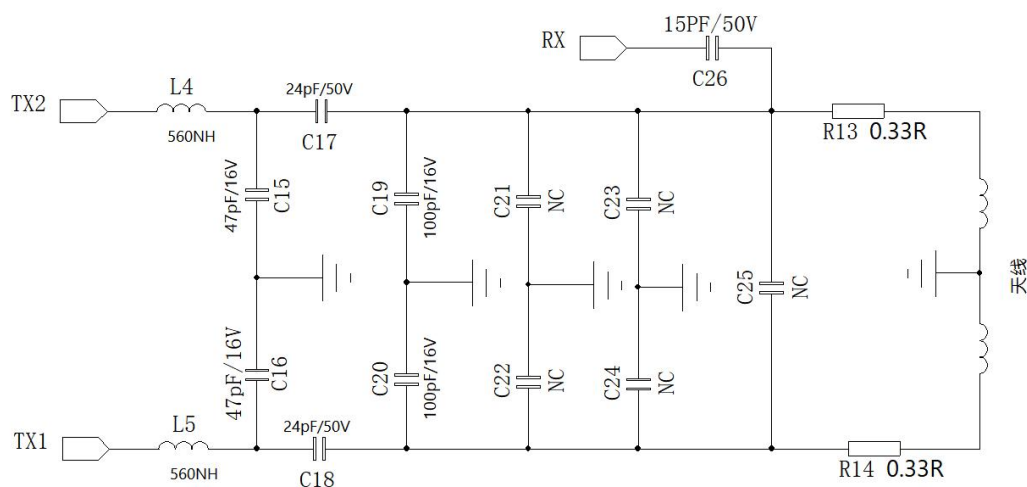


图 6 VRC622 双线圈天线匹配原理图

注意：图 6 中所示参数为参考值，实际要根据天线线圈情况调试。

6.5 单线圈天线匹配原理图

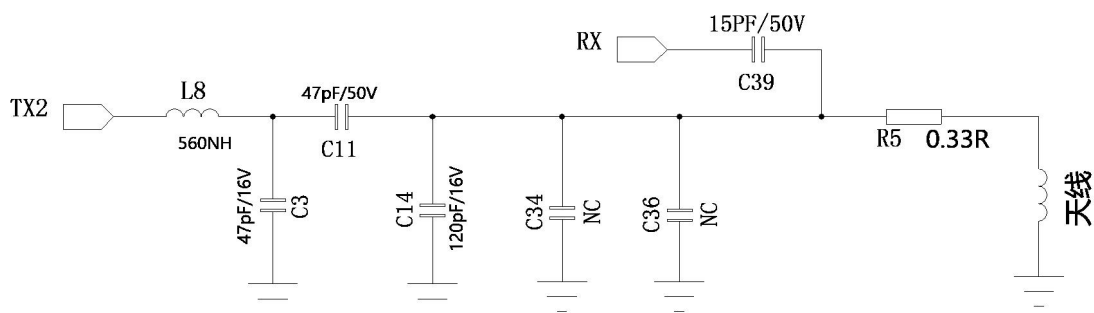


图 7 VRC622 单线圈天线匹配原理图

注意：图 7 中所示参数为参考值，实际要根据天线线圈情况调试。

7、封装

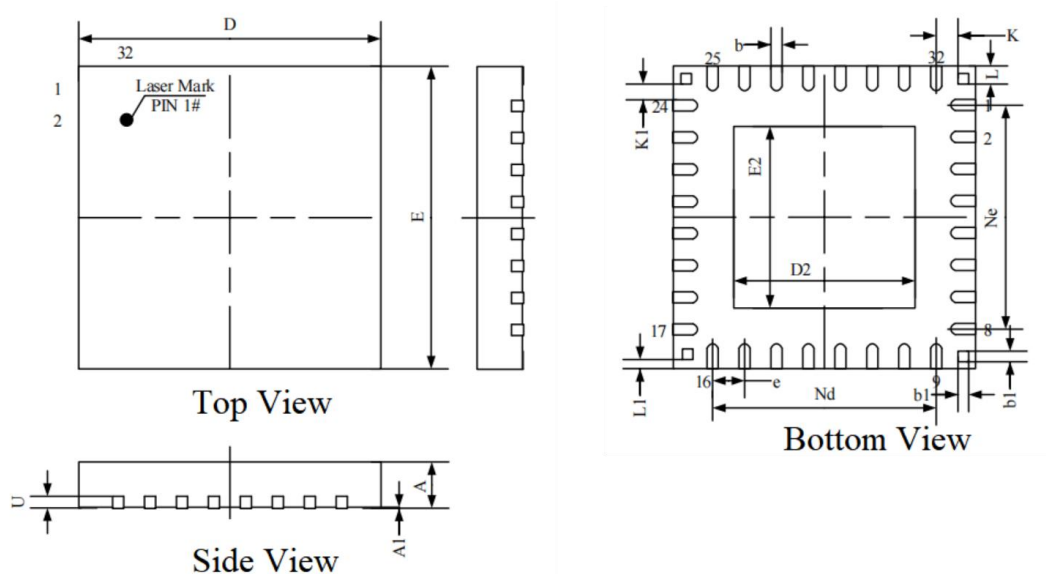


图 8 QFN32 封装示意图

表 6 封装尺寸参数

符号	尺寸 (毫米 mm)		
	最小值	典型值	最大值
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.20	0.25	0.30
b1	0.20	0.25	0.30
c	0.203		
D	4.90	5.00	5.10
D2	3.40	3.50	3.60
e	0.50		
Nd	3.50		
Ne	3.50		
E	4.90	5.00	5.10
E2	3.40	3.50	3.60
L	0.35	0.40	0.45
L1	0.15		
K	0.35		
K1	0.225		