

VRC663

非接触式读写卡芯片

目录

概述	- 4 -
特性	- 4 -
工作条件	- 5 -
电气特性	- 5 -
低功耗应用举例	- 6 -
SPI 时序特性	- 7 -
SPI 时序图	- 7 -
IO 电气特性	- 8 -
管脚排列 HVQFN32	- 10 -
管脚描述 HVQFN32	- 11 -
典型 SPI 通信应用图 HVQFN32	- 12 -
封装尺寸 HVQFN32	- 13 -

概述

本芯片是一款高集成度超低功耗的非接触式读写卡芯片，工作在 13.56MHz 下并支持符合 ISO/IEC 14443 TypeA/B、ISO/IEC 15693 协议的非接触读写器模式。

特性

- 🔊 数字工作电压范围 1.8V ~ 5.0V，模拟工作电压范围 1.8V ~ 5.5V
- 🔊 支持 EMV3.0/3.1 认证，包括电气、协议、及手机兼容性认证测试
- 🔊 芯片功耗极低，有效通信距离可达 10cm
- 🔊 支持 ISO/IEC 14443 TypeA 协议
- 🔊 支持 Apple Pay、Samsung Pay 等手机支付应用
- 🔊 支持 ISO/IEC 14443 TypeB 协议
- 🔊 支持 ISO/IEC 18092 的 P2P passive initiator 模式
- 🔊 支持 ISO/IEC 15693 协议
- 🔊 支持 ISO 14443 A 高传输速率的通信：106kbit/s、212kbit/s、424kbit/s、848kbit/s
- 🔊 支持 SIGIN/SIGOUT
- 🔊 支持的主机接口：
 - 10Mbit/s 的 SPI 接口
 - I2C 接口，标准模式的速率为 100kbit/s
 - 串行 UART，传输速率高达 1228.8kbit/s
- 🔊 64 字节的发送和接收 FIFO 缓冲区
- 🔊 灵活的中断模式
- 🔊 可编程定时器
- 🔊 具备硬件掉电、软件掉电和发送器掉电 3 种节电模式
- 🔊 内置温度传感器，以便在芯片温度过高时自动停止 RF 发射
- 🔊 采用相互独立的多组电源供电，以避免模块间的相互干扰，提高工作的稳定性
- 🔊 具备 CRC 和奇偶校验功能，内置 CRC 协处理器，符合 ISO/IEC14443 和 CCITT 协议
- 🔊 内部振荡器，连接 27.12MHz 的晶体
- 🔊 自有的可编程 I/O 管脚
- 🔊 支持低功耗卡检测（LPCD）功能

工作条件

符号	参数	条件	最小	典型	最大	单位
VDD	电源电压	TVSS=VSS=0V PVDD<=VDD<=TVDD	1.8	3.3	5.5	V
PVDD	Pad 电源电压		1.8	3.3	5.0	V
TVDD	发射器电源电压		1.8	3.3	5.5	V
TA	工作温度		-40		+105	°C

[1] PVDD 必须小于等于 VDD 和 TVDD

[2] 推荐供电条件: PVDD=VDD<=TVDD

符号	参数	条件	最小	典型	最大	单位
AVDD	模拟电源缓冲器	CL load capacitance AVDD > 100nF		1.8		V
TA	工作温度		-40		+105	°C

电气特性（参数条件：常温 25°）

符号	参数	条件	最小	典型	最大	单位
3.3V 电气特性						
I _{HPD}	硬掉电电流	PVDD=VDD=TVDD=3.3V NRSTPD=HIGH	—	0.02	—	uA
I _{SPD}	软掉电电流	PVDD=VDD=TVDD=3.3V RF 电平检测器开启	—	2.8	—	uA
I _{IDLE}	空闲电流	PVDD=VDD=TVDD=3.3V	—	3	—	mA
I _{TVDD}	发射器电源电流	连续发射载波, TVDD=3.3V	—	100	170	mA
V _{Ripple}	抗电源纹波				400	mV
V _{Noise}	抗电源随机噪声				1600	mV
R _{TX}	TX1/TX2 输出电阻			5		Ω
V _{RX}	RX 输入灵敏度	f _{SUB} =848kHz		0.5		mVrms
R _{RX}	Rx 输入电阻			50		KΩ
V _{POR}	上电复位电压			1.5		V
T _{OSU}	晶振启动时间			300		us

5V 电气特性						
I _{HPD}	硬掉电电流	PVDD=VDD=TVDD=5V NRSTPD=HIGH	—	0.02	—	uA
I _{SPD}	软掉电电流	PVDD=VDD=TVDD=5V RF 电平检测器开启	—	2.8	—	uA
I _{IDLE}	空闲电流	PVDD=VDD=TVDD=5V	—	3	—	mA
I _{TVDD}	发射器电源电流	连续发射载波, TVDD=5V	—	230	300	mA
V _{Ripple}	抗电源纹波				400	mV
V _{Noise}	抗电源随机噪声				1600	mV
R _{TX}	TX1/TX2 输出电阻			5		Ω
V _{RX}	RX 输入灵敏度	f _{SUB} =848kHz		0.5		mVrms
R _{Rx}	Rx 输入电阻			50		KΩ
V _{POR}	上电复位电压			1.5		V
T _{OSU}	晶振启动时间			300		us

注:

[1] I_{TVDD} 功耗受外围影响较大, 测试时需要注意;

低功耗应用举例

卡片类型	刷卡高度 vs 工作电流						
	1 cm	2 cm	3 cm	4 cm	5 cm	6 cm	7 cm
S50	10 mA	10 mA	12 mA	15 mA	17 mA	21 mA	25 mA
S70	10 mA	10 mA	12 mA	15 mA	17 mA	21 mA	25 mA
Ultra Light	12 mA	12 mA	14 mA	15 mA	21 mA	25 mA	27 mA

注:

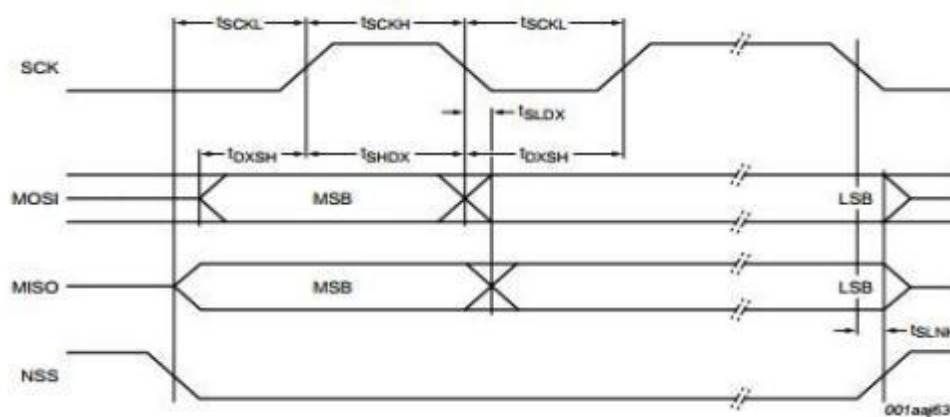
[1] 刷卡具体距离受天线尺寸和调谐影响;

[2] 同样的距离, 不同的卡由于其感抗不一样, 会造成引入的负载不同, 进而读卡器的电流不一样。

SPI 时序特性

符号	参数	条件	最小	典型	最大	单位
t_{SCKL}	pulse width LOW	line SCK	50	-	-	ns
t_{SCKH}	pulse width HIGH	line SCK	50	-	-	ns
t_{SHDX}	SCK HIGH to data input hold time	SCK to changing MOSI	25	-	-	ns
t_{DXSH}	data input to SCK HIGH set-up time	changing MOSI to SCK	25	-	-	ns
t_{SLDX}	SCK LOW to data output hold time	SCK to changing MISO	-	-	25	ns
t_{SLNH}	SCK LOW to NSS HIGH time		25	-	-	ns
t_{NHNL}	NSS HIGH time	before communication	50	-	-	ns
t_{DOD}	Data out delay			20		ns
t_{DOHZ}	Data out to high impedance delay			20		ns

SPI 时序图



注:

- [1] The signal NSS must be LOW to be able to send several bytes in one data stream.
- [2] To send more than one data stream NSS must be set HIGH between the data streams.

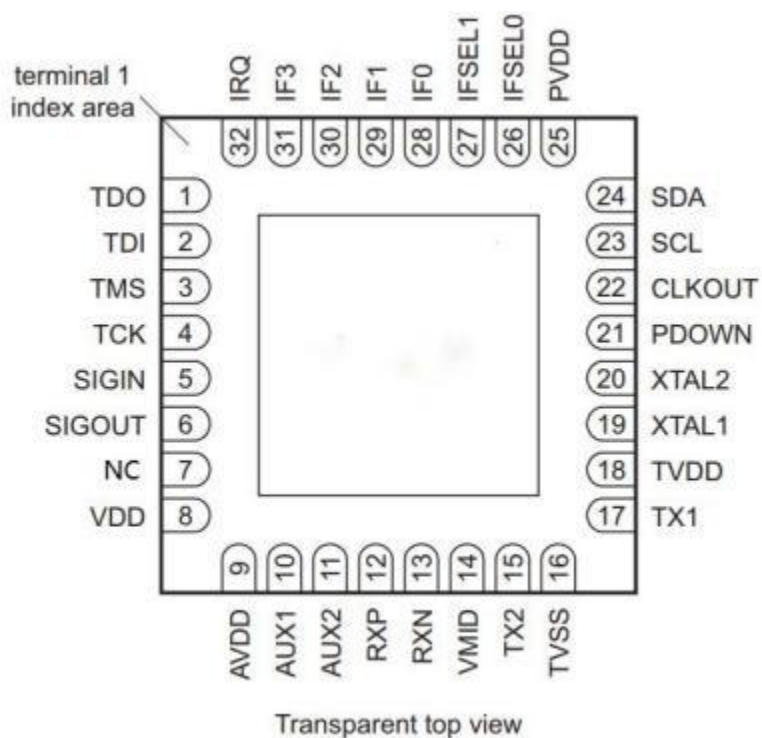
IO 电气特性

符号	参数	条件	最小	典型	最大	单位
IFSEL0, IFSEL1, PDOWN						
I_{LEAK}	输入漏电流		-1	-	1	μA
V_{IH}	输入电压高电平		0.7PVDD			V
V_{IL}	输入电压低电平				0.3PVDD	V
SIGIN						
I_{LEAK}	输入漏电流	工作/休眠状态管脚接 VDD	-1	-	1	μA
		工作/休眠状态管脚接 GND		14.1		μA
		工作/休眠状态管脚接 1.5V		13.1		μA
		工作/休眠状态管脚悬空		0		μA
V_{IH}	输入电压高电平		0.7PVDD			V
V_{IL}	输入电压低电平				0.3PVDD	V
IF3/NSS						
I_{LEAK}	输入漏电流		-1	-	1	μA
V_{IH}	输入电压高电平		0.7PVDD			V
V_{IL}	输入电压低电平				0.3PVDD	V
XTAL1						
I_{LEAK}	输入漏电流	工作状态管脚接 VDD		1.1		μA
		工作状态管脚接 GND		0.6		μA
		工作状态管脚接 1.5V		0.4		μA
		工作状态管脚悬空	-1	-	1	μA
V_{IH}	输入电压高电平		0.7PVDD			V
V_{IL}	输入电压低电平				0.3PVDD	V
TDO/OUT0, TDI/OUT1, TMS/OUT2, TCK/OUT3						
I_{LEAK}	输入漏电流	工作/休眠状态管脚接 VDD	-1	-	1	μA
		工作/休眠状态管脚接 GND		13.5		μA
		工作/休眠状态管脚接 1.5V		13		μA

		工作/休眠状态管脚悬空		0		uA
V _{IH}	输入电压高电平		0.7PVDD			V
V _{IL}	输入电压低电平				0.3PVDD	V
V _{OH}	输出电压高电平	V _{DD} (PVDD)=3V;I _O =4mA	V _{DD} (PVDD)-0.4	-	V _{DD} (PVDD)	V
V _{OL}	输出电压低电平	V _{DD} (PVDD)=3V;I _O =4mA	V _{SS} (PVSS)	-	V _{SS} (PVSS)+0.4	V
I _{OH}	高电平输出电流	VDD(PVDD) = 3 V	-8.5		-7.3	mA
I _{OL}	低电平输出电流	VDD(PVDD) = 3 V	7.3		8.5	mA
IF1、IF0						
I _{LEAK}	输入漏电流		-1	-	1	uA
V _{IH}	输入电压高电平		0.7PVDD			V
V _{IL}	输入电压低电平				0.3PVDD	V
IF2						
I _{LEAK}	输入漏电流	工作/休眠状态管脚接 VDD		13.4		mA
		工作/休眠状态管脚接 GND	-1	-	1	uA
		工作/休眠状态管脚接 1.5V		12.72		mA
		工作/休眠状态管脚悬空	-1	-	1	uA
V _{OH}	输出电压高电平	V _{DD} (PVDD)=3V;I _O =4mA	V _{DD} (PVDD)-0.4	-	V _{DD} (PVDD)	V
V _{OL}	输出电压低电平	V _{DD} (PVDD)=3V;I _O =4mA	V _{SS} (PVSS)	-	V _{SS} (PVSS)+0.4	V
SIGOUT、IRQ						
I _{LEAK}	输入漏电流		-1	-	1	uA
V _{IH}	输入电压高电平		0.7PVDD			V
V _{IL}	输入电压低电平				0.3PVDD	V
V _{OH}	输出电压高电平	V _{DD} (PVDD)=3V;I _O =4mA	V _{DD} (PVDD)-0.4	-	V _{DD} (PVDD)	V
V _{OL}	输出电压低电平	V _{DD} (PVDD)=3V;I _O =4mA	V _{SS} (PVSS)	-	V _{SS} (PVSS)+0.4	V
I _{OH}	高电平输出电流	VDD(PVDD) = 3 V	-8.5		-7.3	mA
I _{OL}	低电平输出电流	VDD(PVDD) = 3 V	7.3		8.5	mA
XTAL2						
I _{LEAK}	输入漏电流	工作状态管脚接 VDD		8.01		mA
		工作状态管脚接 GND		2.49		mA

		工作状态管脚接 1.5V		3.3		mA
		工作状态管脚悬空	-1	-	1	uA
I _{LEAK}	输入漏电流	休眠状态管脚接 VDD		8.35		mA
		休眠状态管脚接 GND	-1	-	1	uA
		休眠状态管脚接 1.5V		3.7		mA
		休眠状态管脚悬空	-1	-	1	uA
V _{IH}	输入电压高电平		0.7PVDD			V
V _{IL}	输入电压低电平				0.3PVDD	V
V _{OH}	输出电压高电平	V _{DD} (PVDD)=3V; I _O =4mA	V _{DD} (PVDD)-0.4	-	V _{DD} (PVDD)	V
V _{OL}	输出电压低电平	V _{DD} (PVDD)=3V; I _O =4mA	V _{SS} (PVSS)	-	V _{SS} (PVSS)+0.4	V

管脚定义



管脚排列 HVQFN32

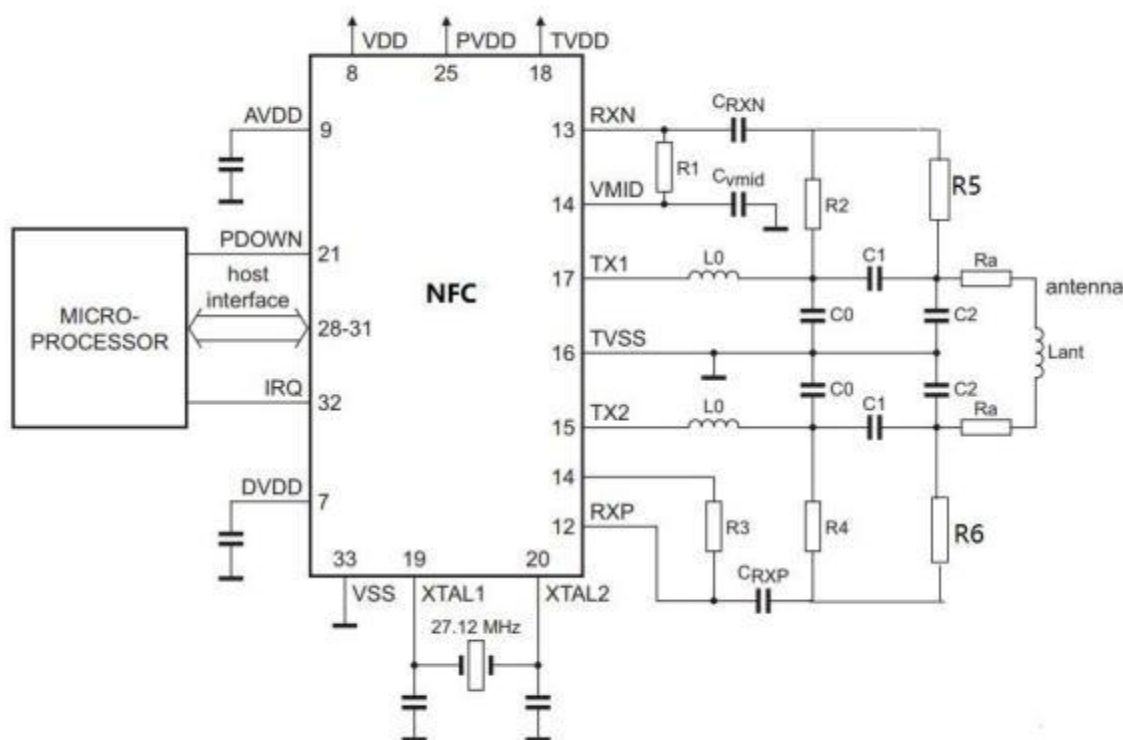
管脚描述

序号	符号	类型	描述
1	TDO	O	边界扫描接口的测试数据输出
2	TDI	I	边界扫描接口的测试数据输入
3	TMS	I	测试模式选择边界扫描界面
4	TCK	I	测试时钟边界扫描接口
5	SIGIN	I	非接触式通讯接口输入
6	SIGOUT	O	非接触式通讯接口输出
7	NC	NC	悬空
8	VDD	PWR	电源
9	AVDD	PWR	模拟电源缓冲器
10	AUX1	O	辅助输出：引脚用于模拟测试信号
11	AUX2	O	辅助输出：引脚用于模拟测试信号
12	RXP	I	接收射频信号的接收器输入引脚
13	RXN	I	接收射频信号的接收器输入引脚
14	VMID	PWR	内部接收器参考电压
15	TX2	O	发射机 2：提供调制的 13.56 MHz 载波
16	TVSS	PWR	发射机地，为 TX1、TX2 的输出级供电
17	TX1	O	发射机 1：提供调制的 13.56 MHz 载波
18	TVDD	PWR	发射器电压供应
19	XTAL1	I	外接27.12MHz晶体，也可接外部时钟信号
20	XTAL2	O	外接27.12MHz晶体，也可接外部时钟信号
21	PDOWN	I	掉电复位，高电平掉电复位
22	CLKOUT	O	时钟输出
23	SCL	O	串行时钟线
24	SDA	I/O	串行数据线
25	PVDD	PWR	Pad电源，需要与主控电源一致
26	IFSEL0	I	主机接口选择

27	IFSEL1	I	主机接口选择
28	IF0	I/O	接口管脚、多功能管脚：可分配给主机接口RS232、SPI、I2C、I2C-L
29	IF1	I/O	接口管脚、多功能管脚：可分配给主机接口SPI、I2C、I2C-L
30	IF2	I/O	接口管脚、多功能管脚：可分配给主机接口RS232、SPI、I2C、I2C-L
31	IF3	I/O	接口管脚、多功能管脚：可分配给主机接口RS232、SPI、I2C、I2C-L
32	IRQ	O	中断请求：输出信号中断事件

注：PVDD 可以不同于 VDD 与 TVDD，可根据 MCU 的接口电源决定，但是必须小于等于 VDD 和 TVDD

参考设计

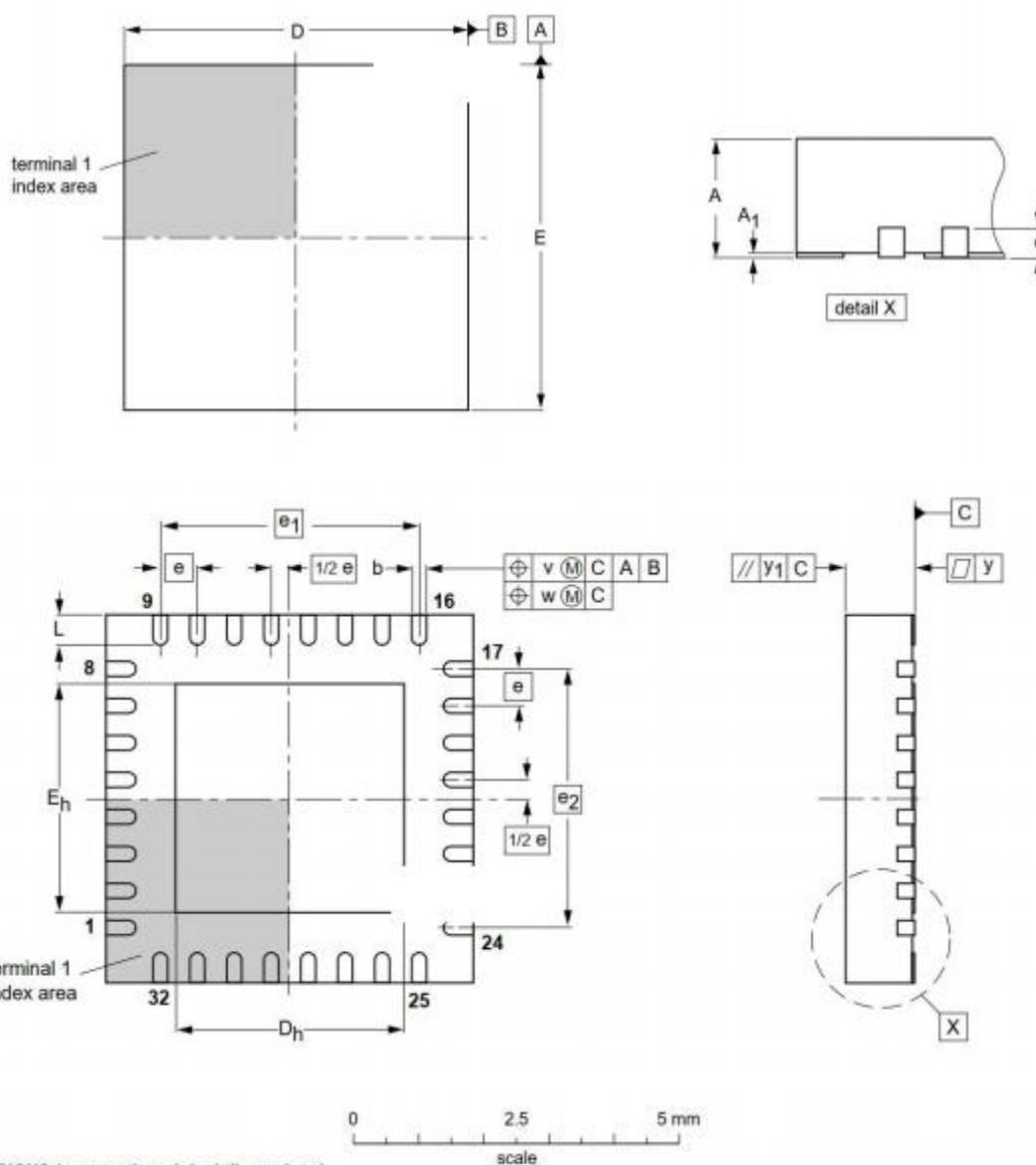


注：选择 SPI 通信时 IFSEL1=1、IFSEL0=0

封装尺寸

HVQFN32: plastic thermal enhanced very thin quad flat package; no leads;

32 terminals; body 5 x 5 x 0.85 mm

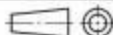


DIMENSIONS (mm are the original dimensions)

UNIT	A ⁽¹⁾ max.	A ₁	b	c	D ⁽¹⁾	D _h	E ⁽¹⁾	E _h	e	e ₁	e ₂	L	v	w	y	y ₁
mm	1	0.05 0.00	0.30 0.18	0.2	5.1 4.9	3.25 2.95	5.1 4.9	3.25 2.95	0.5	3.5	3.5	0.5 0.3	0.1	0.05	0.05	0.1

Note

1. Plastic or metal protrusions of 0.075 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	JEITA			
SOT617-1	---	MO-220	---			01-08-08 02-10-18

HVQFN32 封装尺寸