

VRC520

产品描述

VRC520 是针对金融领域及非接触式门锁类、门禁类和各种读卡设备应用推出的低电压、低成本的符合 ISO/IEC 14443 Type A/Type B 协议并工作在 13.56MHz 高频模式下的读写卡芯片，具有高集成度和超低功耗的特点。特别适用于在追求低成本的同时需要较高性能的非接触式读卡数据传输的应用场合。

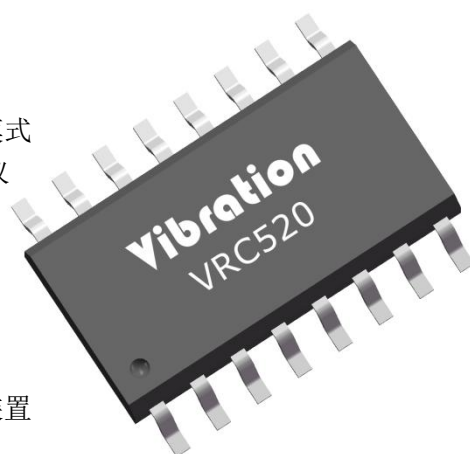
VRC520 采用标准的 SOP16 封装形式封装。

特性

工作频率 13.56MHz
工作电压 2.0 ~ 5.5V
读卡距离 8 ~ 10cm
传输速率 106kbit/s、212kbit/s、424kbit/s
SPI 接口 速率 10Mbit/s
64 字节的发送和接收 FIFO 缓冲区
可编程定时器
高温自动保护
的多组电源供电，极高的稳定性
支持 ISO/IEC 14443 Type A/Type B 协议
具备硬件掉电、软件掉电和发送器掉电等多种节电模式
内置 CRC 协处理器，符合 ISO/IEC14443 和 CCITT 协议

应用领域

金融领域读卡设备，身份证读卡器
智能家庭门锁，酒店锁，桑拿柜锁等非接触式读卡装置
各种非接触式读卡设备，公交卡、校园卡读卡器
各类非接触式门禁系统，签到、考勤机
电动自行车智能车锁



1、脚位定义及说明	1
1.1 脚位示意图	1
1.2 脚位说明	1
2、绝对最大额定值	2
3、工作条件	2
4、电特性参数	2
5、功能描述	4
5.1 框架图	4
5.2 通讯接口	4
5.3 FIFO 缓冲	4
5.4 CRC 协处理器	4
6、典型应用电路	5
6.1 SPI 接口应用电路	5
6.2 双线圈天线匹配原理图	5
6.3 单线圈天线匹配原理图	6
7、封装	7
8、版本记录	8

1、脚位定义及说明

1.1 脚位示意图

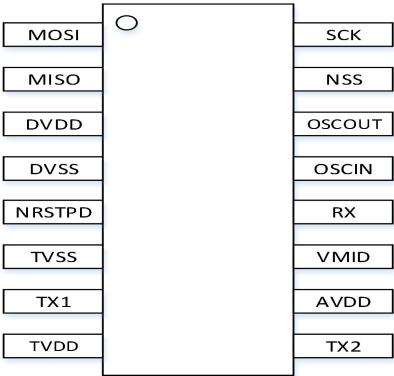


图 1 VRC520 管脚示意图

1.2 脚位说明

表 1 VRC520 管脚描述

管脚号	管脚名称	I/O	管脚功能描述
1	MOSI	I/O	SPI 接口从机数据输入端。
2	MISO	I/O	SPI 接口从机数据输出端。
3	DVDD	P	数字电路电源
4	DVSS	P	数字电路接地
5	NRSTPD	I	复位引脚，低电平复位
6	TVSS	P	发射器接地
7	TX1	O	发射器 1 输出
8	TVDD	P	发射器电路电源
9	TX2	O	发射器 2 输出
10	TVSS	P	发射器接地
11	VMID	P	内部参考电压
12	RX	I	RF 信号输入
13	OSCIN	I	晶振驱动管脚，也可输入外部时钟信号
14	OSCOUT	O	晶振驱动管脚
15	NSS	I	SPI 从机的片选
16	MOSI	I	SPI 接口从机数据输入端。

2、绝对最大额定值

表 2 绝对最大额定值

参数	符合	条件	最小	最大	单位
电源电压	V_{DD}		-0.3	5.5	V
接口电压	V_{IN}		-0.3	$V_{DD} + 0.3$	V
结温	T_J		-40	125	°C
储藏温度	T_{STG}		-50	150	°C
焊接温度	T_{SDR}	持续时间不超过 30 秒		255	°C
栓锁电流		@ 85 °C	-100	100	mA

3、工作条件

表 3 推荐工作条件

参数	符号	条件	最小	典型	最大	单位
数字电源电压	DVDD	PVDD=DVDD<=AVDD<=TVDD	2.0		5.5	V
模拟电源电压	AVDD	PVDD=DVDD<=AVDD<=TVDD	2.0		5.5	V
发射器电源电压	TVDD	PVDD=DVDD<=AVDD<=TVDD	2.0		5.5	V
管脚电源电压	PVDD	PVDD=DVDD<=AVDD<=TVDD	2.0		5.5	V
运行温度	T_{OP}		-40		85	°C
电源电压斜率	V_{SL}		1			mV/us

4、电特性参数

表 4 电特性参数

参数	符号	条件	最小	典型	最大	单位
硬掉电电流	I_{HPD}	AVDD=DVDD=TVDD=PVDD=3.3V		0.02		uA
		AVDD=DVDD=TVDD=PVDD=5.0V		0.02		
软掉电电流 (RF 电平检测器开启)	I_{SPD}	AVDD=DVDD=TVDD=PVDD=3.3V		0.5		uA
		AVDD=DVDD=TVDD=PVDD=5.0V		0.6		
空闲电流	I_{IDLE}	AVDD=DVDD=TVDD=PVDD=3.3V		2.4		mA
		AVDD=DVDD=TVDD=PVDD=5.0V		2.5		

参数	符号	条件	最小	典型	最大	单位
模拟电源电流	I_{AVDD}	AVDD=DVDD=TVDD=PVDD=3.3V		2.0		mA
		AVDD=DVDD=TVDD=PVDD=5.0V		2.1		mA
数字电源电流	I_{DVDD}	AVDD=DVDD=TVDD=PVDD=3.3V		2.0		mA
		AVDD=DVDD=TVDD=PVDD=5.0V		2.2		mA
发射器电源电流	I_{TVDD}	AVDD=DVDD=TVDD=PVDD=3.3V		60	100	mA
		AVDD=DVDD=TVDD=PVDD=5.0V		90	150	mA
抗电源纹波	V_{Pipple}	AVDD=DVDD=TVDD=PVDD=3.3V			400	mV
		AVDD=DVDD=TVDD=PVDD=5.0V			300	mV
抗电源随机噪声	V_{Noise}	AVDD=DVDD=TVDD=PVDD=3.3V			1600	mV
		AVDD=DVDD=TVDD=PVDD=5.0V			1600	mV
TX 输入电阻	R_{TX}	AVDD=DVDD=TVDD=PVDD=3.3V		25		Ω
		AVDD=DVDD=TVDD=PVDD=5.0V		20		Ω
接收灵敏度	V_{RX}	AVDD=DVDD=TVDD=PVDD=3.3V			0.5	mVrms
		AVDD=DVDD=TVDD=PVDD=5.0V			0.5	mVrms
RX 输入电阻	R_{RX}	AVDD=DVDD=TVDD=PVDD=3.3V		50		K Ω
		AVDD=DVDD=TVDD=PVDD=5.0V		50		K Ω
上电复位电源	V_{POR}	AVDD=DVDD=TVDD=PVDD=3.3V		1.5		V
		AVDD=DVDD=TVDD=PVDD=5.0V		1.5		V
晶振启动时间	T_{OSU}	AVDD=DVDD=TVDD=PVDD=3.3V		700		us
		AVDD=DVDD=TVDD=PVDD=5.0V		700		us

5、功能描述

5.1 框架图

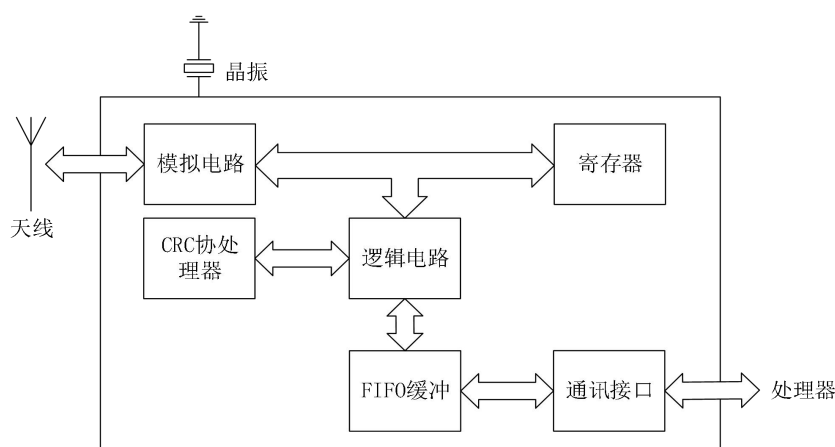


图 2 VRC520 内部电路框架图

5.2 通讯接口

VRC520 支持 SPI 通讯接口，速度可达 10Mbit/s.

5.3 FIFO 缓冲

VRC522 包含一个 64x8 位的 FIFO 缓冲区，用来缓冲 VRC522 和主机之间的输入输出数据流。输入输出接口为 FIFODataReg 寄存器，地址为 0x09，通过读写该寄存器读写 FIFO 缓冲区。FIFOLevelReg 寄存器指示 FIFO 缓冲区存储的字节数，读/写 FIFODataReg 寄存器分别减/增 FIFOLevel 值。

5.4 CRC 协处理器

VRC520 内部的 CRC 协处理器根据 ISO/IEC 14443 A/CCIT 计算 CRC 值并且根据传输速率产生奇偶校验位。自动奇偶校验位产生功能通过配置 MfRxReg 寄存器的 ParityDisable 位关闭。

6、典型应用电路

6.1 SPI 接口应用电路

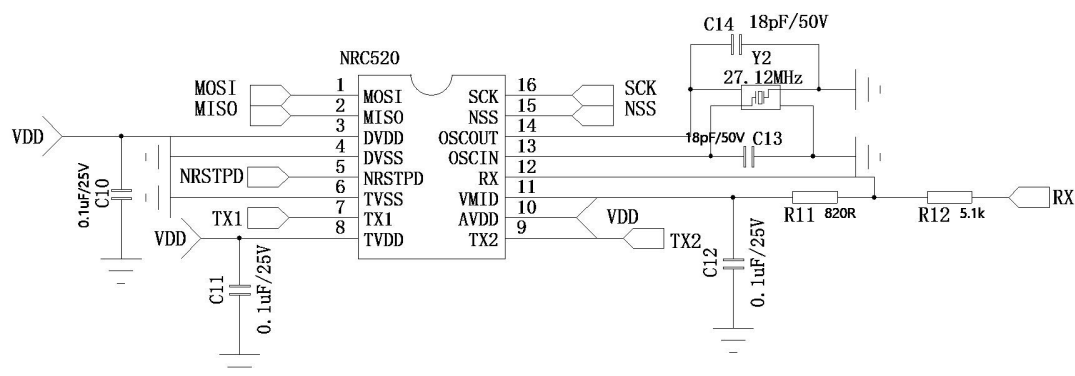


图 3 VRC520 SPI 接口应用电路图

6.2 双线圈天线匹配原理图

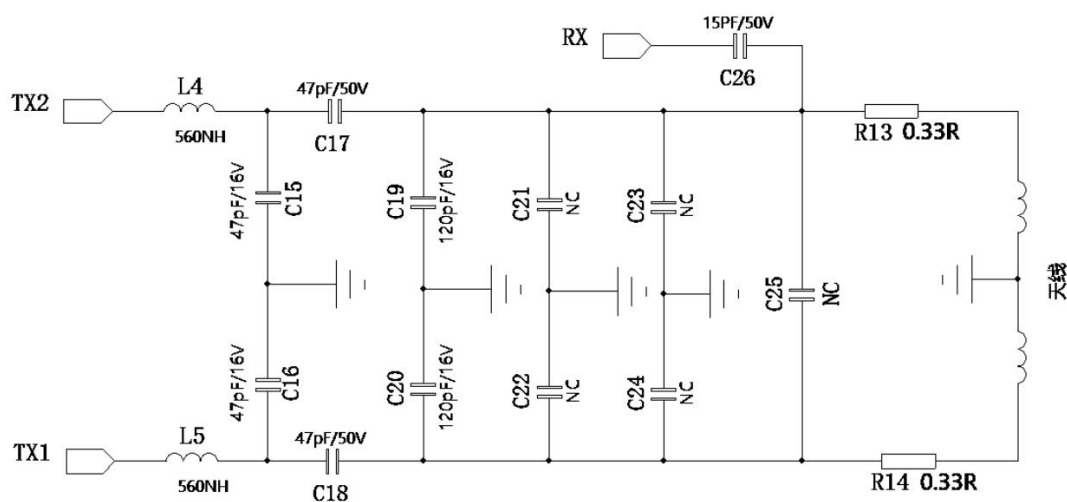


图 4 VRC520 双线圈天线匹配原理图

注意：图 6 中所示参数为参考值，实际要根据天线线圈情况调试。

6.3 单线圈天线匹配原理图

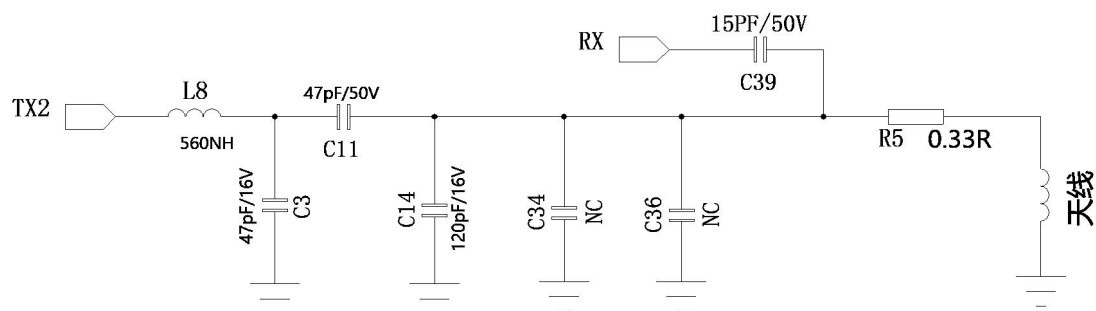


图 5 VRC520 单线圈天线匹配原理图

注意：图 7 中所示参数为参考值，实际要根据天线线圈情况调试。

7、封装

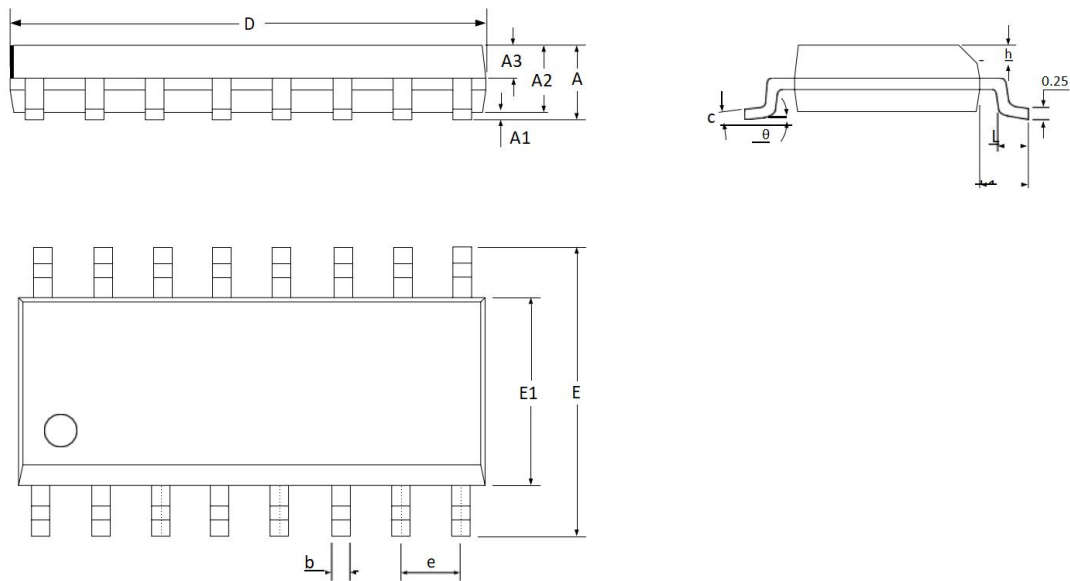


图 6 QFN32 封装示意图

表 5 封装尺寸参数

符号	尺寸 (毫米 mm)		
	最小值	典型值	最大值
A	-	-	1.75
A1	0.10	-	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	-	0.48
c	0.21	-	0.26
D	9.80	9.90	10.00
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27 BSC		
h	0.25	-	0.50
L	0.50	-	0.80
L1	1.05 BSC		
θ	0	-	8°

