

VT21XR

产品描述

VT21XR 是一款高集成度、低功耗的单片 ASK/OOK 射频接收芯片。高频信号接收功能全部集成于片内以达到用最少的外围器件和最低的成本获得最可靠的接收效果。因此它是真正意义上的“无线高频调制信号输入，数字解调信号输出”的单片接收器件。

VT21XR 为 16 脚封装，正常工作电压范围 1.8~5.5V，正常工作电流小于 5.1mA，启动时间 1.8ms，接收灵敏度最高可达到-118dBm，非常适合各种低功耗要求的设备等。片内自动完成所有的 RF 和 IF 调谐，在开发和生产中省略了手工调节的工艺环节，进而降低成本，可加快产品上市。

特性

工作频段	300 - 450 MHz
数据率范围	1 - 20 kbps
灵敏度	-118 dBm (3 kbps), 0.1% BER
接收器带宽	500 kHz @ 433.92 MHz 400 kHz @ 315 MHz
具有镜像抑制混频器	
模拟 RSSI 输出	
内部集成中频滤波器	
很好的选择性与噪声抑制	
供电电压	1.8 - 5.5 V
低功耗	4.5mA @ 315 MHz 5.1mA @ 433.92 MHz
超低启动时间	1.8 ms(与 CAGC 电容值有关)

应用领域

遥控门禁系统
胎压监测设备
遥控风扇、照明开关
无线传感数据传输
红外接收器替换
玩具遥控



目录

产品描述	1
特性	1
应用领域	1
1、脚位定义及说明	1
1.1 脚位示意图	1
1.2 脚位说明	1
2、绝对最大额定值	2
3、工作条件	2
4、电特性参数	3
5、功能描述	4
5.1 框架图	4
5.2 接收通道	4
5.3 低噪声放大器、混频器	4
5.4 滤波器及其调谐电路	4
5.5 AGC 电路	5
5.6 锁相环电路	5
5.7 稳压电源	5
5.8 控制接口	6
5.9 主要特征曲线	7
6、典型应用电路	9
6.1 典型应用电路	9
6.2 典型电路 BOM	9
7、封装外形	10
8、器件特征	11

1、脚位定义及说明

1.1 脚位示意图

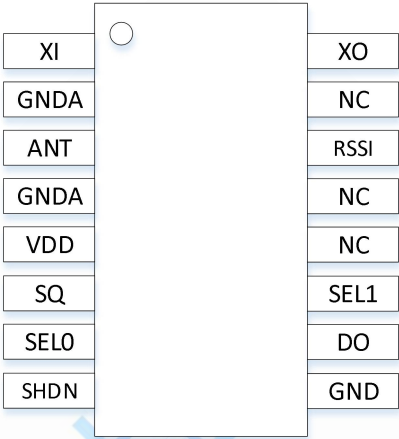


图 1 VT21XR 管脚示意图

1.2 脚位说明

表 1 VT21XR 管脚描述

管脚号	管脚名称	管脚功能描述
1	XI	晶振驱动脚
2	GNDA	模拟地
3	ANT	射频信号输入管脚，外接匹配网络
4	GNDA	模拟地
5	VDD	DC2V - 5.5 V 电源输入
6	SQ	静噪控制逻辑，接地为打开静噪，悬空为关闭静噪功能
7	SELO	内部上拉，与 SEL1 一起使用控制低通滤波器带宽的解调
8	SHDN	芯片关闭管脚，低有效
9	GND	接地
10	DO	解码数据输出
11	SEL1	内部上拉，与 SELO 一起使用控制低通滤波器带宽的解调
12	NC	预留接地焊盘，默认悬空
13	NC	预留接地焊盘，默认悬空
14	RSSI	接收强度指数输出
15	NC	悬空
16	XO	晶振驱动脚

2、绝对最大额定值

表 2 绝对最大额定值

参数	符合	条件	最小	最大	单位
电源电压	V_{DD}		-0.3	5.5	V
接口电压	V_{IN}		-0.3	$V_{DD} + 0.3$	V
结温	T_J		-40	125	°C
储藏温度	T_{STG}		-50	150	°C
焊接温度	T_{SDR}	持续时间不超过 30 秒		255	°C
ESD 等级		人体模型(HBM)	-2	3	kV
栓锁电流		@ 85 °C	-100	100	mA

3、工作条件

表 3 推荐工作条件

参数	符号	条件	最小	典型	最大	单位
运行电源电压	V_{DD}	-40°C到+85°C	1.8		5.5	V
运行温度	T_{OP}		-40		85	°C
电源电压斜率	V_{SL}		1			mV/us

4、电特性参数

表 4 接收器规格

参数	符号	条件	最小	典型	最大	单位
频率范围	FRF	通过选用不同频率的晶体	300		450	MHz
数据率	DR		1		20	kbps
灵敏度	S	FRF=315MHz, DR=3kbps, BER=0. 1%		-118		dBm
	S	FRF=433. 92MHz, DR=3kbps, BER=0. 1%		-118		dBm
工作电流	IDD	FRF = 315MHz, VDD=5V		4. 5		mA
	IDD	FRF = 433. 92MHz, VDD=5V		5. 1		mA
关断电流	ISHUT	SHUT 管脚保持高电平		0. 3		uA
接收器带宽	BW	FRF = 315MHz		400		kHz
	BW	FRF = 433. 92MHz		500		kHz
接收器启动时间	T	ST 管脚电平从高变低到接收数据输出		1. 8		ms
饱和输入电平	PLVL			-20		dBm
输入 3 阶交调点	IIP3	频率偏移在 1MHz 和 2MHz 的双音测试， 最大系统增益设置		-29		dBm
抗阻塞	BI	±1MHz, 连续波干扰		28		dB
		±2MHz, 连续波干扰		40		dB
		±10MHz, 连续波干扰		59		dB
抗同频干扰	CCR			-12		dB
解调器						
解调滤波器带宽 @433. 92MHz		SEL0=0, SEL1=0	1		2. 5	Kbps
		SEL0=1, SEL1=0	1		5	
		SEL0=0, SEL1=1	5		10	
		SEL0=1, SEL1=1	10		20	
解调滤波器带宽 @315MHz		SEL0=0, SEL1=0	1		1. 8	Kbps
		SEL0=1, SEL1=0	1		3. 6	
		SEL0=0, SEL1=1	3. 6		7. 2	
		SEL0=1, SEL1=1	7. 2		14. 4	
RSSI						
RSSI 直流电 压范围		110dBm 到-40dBm	0. 42-1. 68		V	
RSSI 相应斜 率		110dBm 到-40dBm	18		mV/dB	

5、功能描述

5.1 框架图

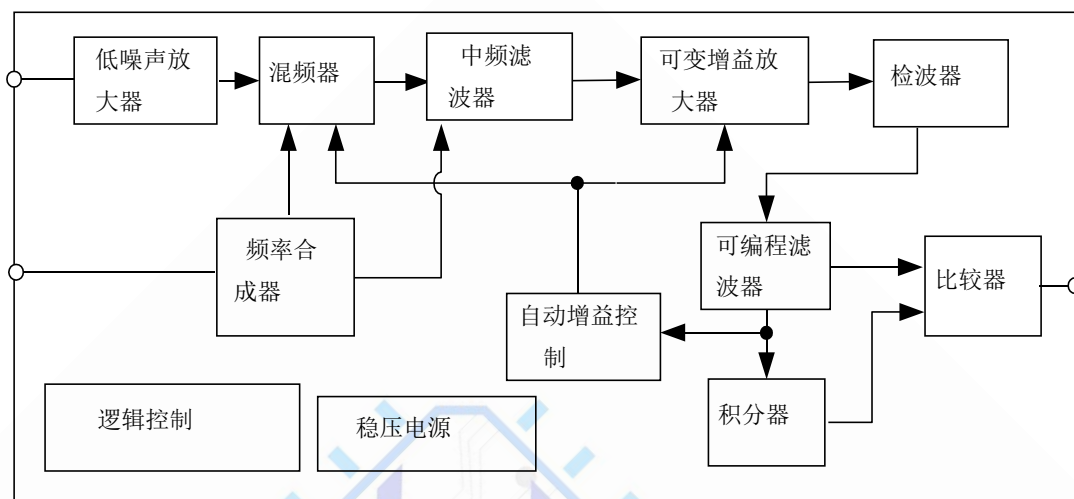


图 2 VT21XR 内部电路框架图

VT21XR 是一款数模混合设计的一体化接收机。该芯片采用 LNA + Mixer + IF Filter + Limiter+ PLL 的低中频接收架构。仅需要外接少量器件即可实现稳定接收数据功能。

5.2 接收通道

VT21XR 短距离无线通讯接收机集成了完整的射频前端以及 ASK/OOK 模拟解调部分，具有很高的集成度。其中射频前端由低噪声放大器、混频器、镜像抑制滤波器、可变增益放大器以及频率合成器组成；ASK/OOK 模拟解调由低通滤波器、自动增益控制电路、信号幅度指示电路、限幅放大器以及静噪电路组成。

5.3 低噪声放大器、混频器

低噪声放大器采用了共源共栅结构，输出的信号通过一个单路转双路的电路结构（STD）变为两路，提供给后一级的混频器。混频器采用吉尔伯特双平衡混频器结构，其增益受 CAGC 控制。

5.4 滤波器及其调谐电路

中频滤波器调谐电路是基于 VCO 型的锁相环，其 VCO 由滤波器的组成单元由 Gm-C 构成。压控振荡器(VCO)和复数滤波器中的跨导放大器匹配，电容匹配。VCO 产生的振荡信号，经锁相环(PLL)将频率锁定在参考频率，确定滤波器中各积分器的积分时间常数，实现对滤波器传输函数的控制，达到对滤波器进行调谐的目的。

5.5 AGC 电路

接收通道中 VGA 单元通过 AGC 单元形成闭环负反馈，控制 VGA 单元输出幅度始终趋于固定值，为解调器单元提供稳定的电压摆幅。

芯片上电时，进入快速建立模式，CAGC 管脚输出 120 μ A 电流为外部电容充电，AGC 电压升高，接收通道增益提高。当信号幅度升高到足够解调时，DO 输出高电平，DO 信号第一次翻转为高电平时，120 μ A 电流被关断。

CAGC 电压建立之后，随着射频信号输入（此时增益过高），芯片进入快速稳定模式，600 μ A 放电电流将 CAGC 端电压降低至合适值，解调信号幅度一旦到达合适的范围，600 μ A 放电电流被关闭，进入逐渐稳定过程，此时放电电流为 15 μ A，充电电流为 1.5 μ A。

为保证在不同信号码率情况下获得较快的电路唤醒建立时间，不同 SEL1，SEL0 逻辑状态下的 CAGC 推荐电容值如表 5 所示。

表 5 CAGC 推荐电容值

V _{SEL1} (Pin11)	V _{SEL0} (Pin7)	CAGC 推荐电容值
GND	GND	4.7 μ F
GND	V _{DD}	2.2 μ F
V _{DD}	GND	1 μ F
V _{DD}	V _{DD}	0.47 μ F

5.6 锁相环电路

锁相环电路 PLL 为接收提供本振信号，工作频点为 433.92MHz 和 315MHz。为实现低功耗，故采用环形振荡器提供的本振信号，环路中采用固定 32 分频，简化电荷泵结构，并内置环路滤波器。采用三阶环路滤波器结构，环路滤波器中二阶的输出是作为滤波器带宽调整的信号，整体锁相环电路的功耗在 1mA 以下。

5.7 稳压电源

电路内部集成稳压电源电路（LDO）。在外部电源电压变化或者出现浪涌毛刺时，稳压电源电路依然能为内部各模块电路提供稳定的电源电压，提高各种应用环境下电路的稳定性和可靠性，降低用户使用成本。

5.8 控制接口

A、SHDN 为节能控制引脚，当 SHDN 接低电平时，电路正常工作；当 SHDN 接高电平时电路进入节能模式，整机功耗小于 1 μ A。

B、SEL1, SELO 为码率选择端口。码率选择端口与电路的灵敏度，信号失真度以及静噪功能有关。控制码 25 占空比下，射频信号频率为 433.92MHz 时，码率选择端口电压与推荐最大码率关系如表 6 所示。

表 6 433.92MHz 码率设置

V _{SEL1} (Pin11)	V _{SELO} (Pin7)	推荐最大码率
GND	GND	2.5kbps
GND	VDD	5kbps
VDD	GND	10kbps
VDD	VDD	20kbps

控制码 25 占空比下，射频信号频率为 315MHz 时，码率选择端口电压与推荐最大码率关系如表 7 所示。

表 7 315MHz 码率设置

V _{SEL1} (Pin11)	V _{SELO} (Pin7)	推荐最大码率
GND	GND	1.8kbps
GND	VDD	3.6kbps
VDD	GND	7.2kbps
VDD	VDD	14.4kbps

C、SQ 为静噪功能控制脚，电路的静噪功能启动后，将检测解调后的信号码率。当信号码率高于静噪识别码率时，电路将其识别为噪声，DO 脚输出保持为低电平。当解调的信号码率低于静噪识别码率时，电路将其识别为正常信号，DO 脚正常输出。静噪识别码率略高于工作码率，以保证正常码率不受影响。静噪识别码率会随 SEL1, SELO 的逻辑状态而变化。

当 SQ 接低电平时，电路启动静噪功能；当 SQ 接高电平时，电路关闭静噪功能。

5.9 主要特征曲线

正文除另有规定外，测试条件如下：VDD=5V，VSHDN=0V，VSQ=5V，SEL1:SEL0="0:1"，TA=25℃，工作频率为 433.92MHz，信号码率为 4kbps，占空比为 25%

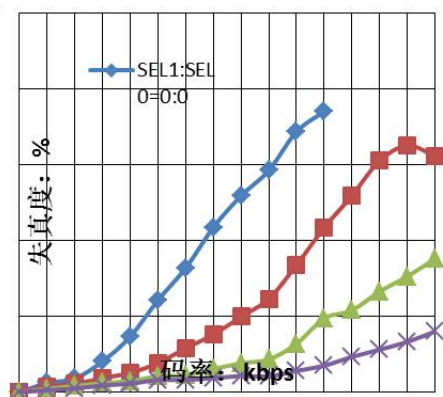


图 3. 433.92MHz 时，失真度随码率变化图

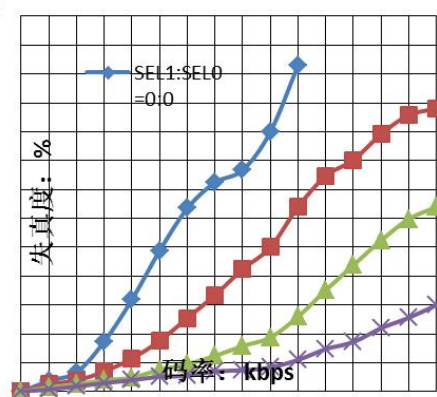


图 4. 315MHz 时，失真度随码率变化图

注：信号失真度指 DO 脚输出信号高电平脉冲宽度 X 减去 ANT 脚输入信号的高电平脉冲宽度 Y，再与 ANT 输入信号的高电平脉冲宽度 Y 之比。信号失真度= (X-Y) / Y

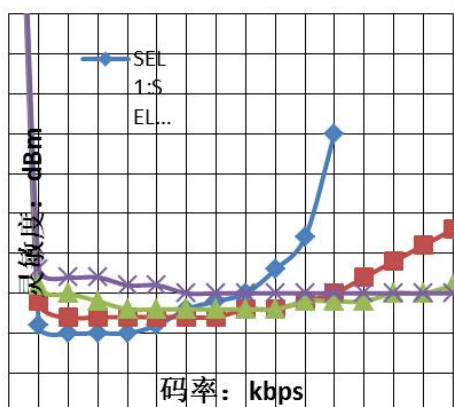


图 5. 433.92MHz 时，灵敏度随码率变化图

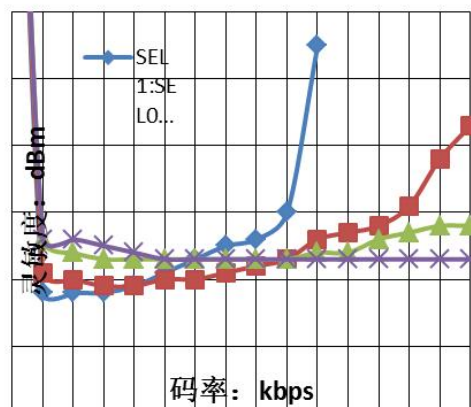


图 6. 315MHz 时，灵敏度随码率变化图

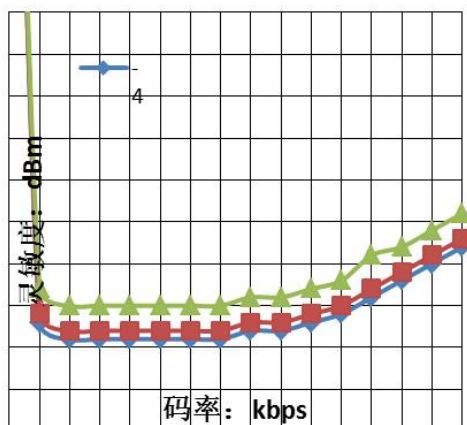


图 7. 433.92MHz，三温灵敏度随码率变化图

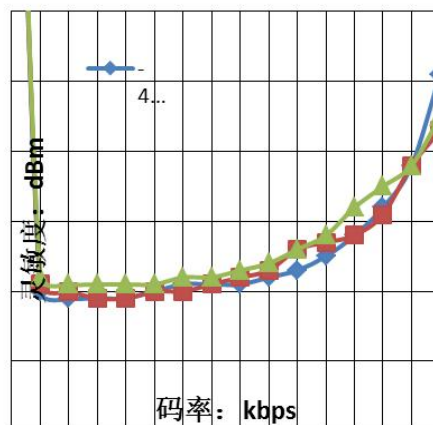


图 8. 315MHz，三温灵敏度随码率变化图

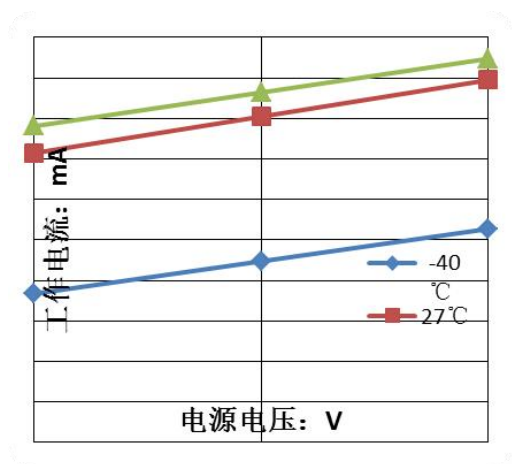


图 9. 433.92MHz, 三温电流随电压变化图

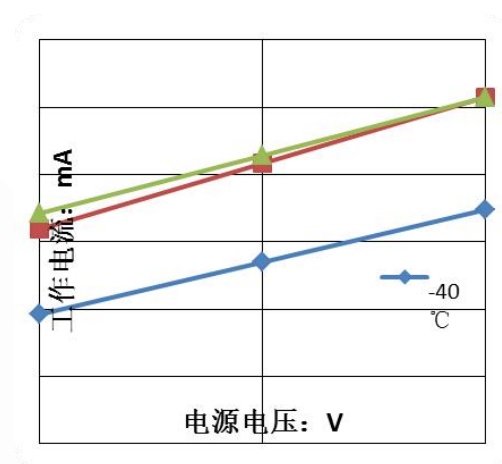


图 10. 315MHz, 三温电流随电压变化图



6、典型应用电路

6.1 典型应用电路

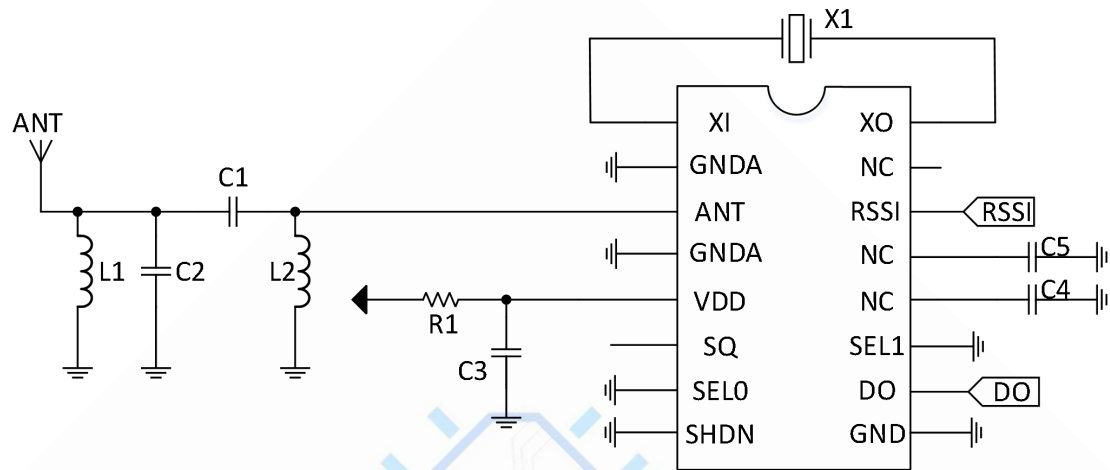


图 11 VT21XR 典型应用电路

6.2 典型电路 BOM

表 8 典型电路参考 BOM

标号	说明	器件值		单位
		315MHz	433.92MHz	
X1	晶振, $\pm 20\text{PPM}$	9.81563/ 9.81713	13.52127/ 13.52313	MHz
L1	叠层电感, $\pm 5\%$	39	27	nH
L2	叠层电感, $\pm 5\%$	68	39	nH
C1	叠层电容, $\pm 0.25\text{pF}$, NP0,25V	1.5	1.5	pF
C2	叠层电容, $\pm 0.25\text{pF}$, NP0,25V	6.8	5.6	pF
C3	叠层电容, $\pm 10\%$, 16V	0.1	0.1	uF
C4	预留参数设置位置	NC	NC	
C5	预留参数设置位置	NC	NC	
R1	限流电阻	10	10	Ω

7、封装外形

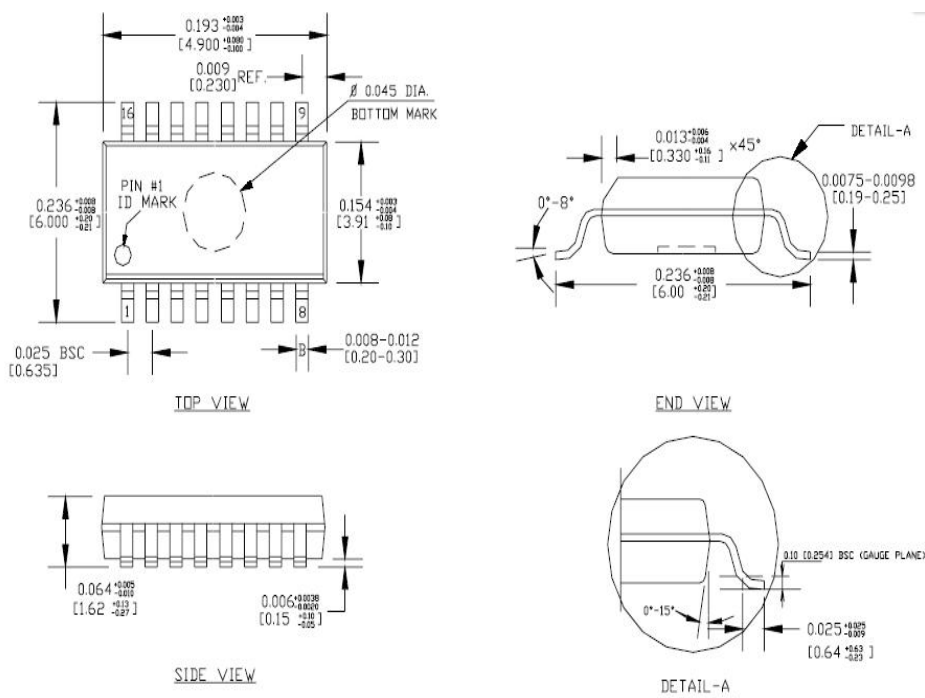
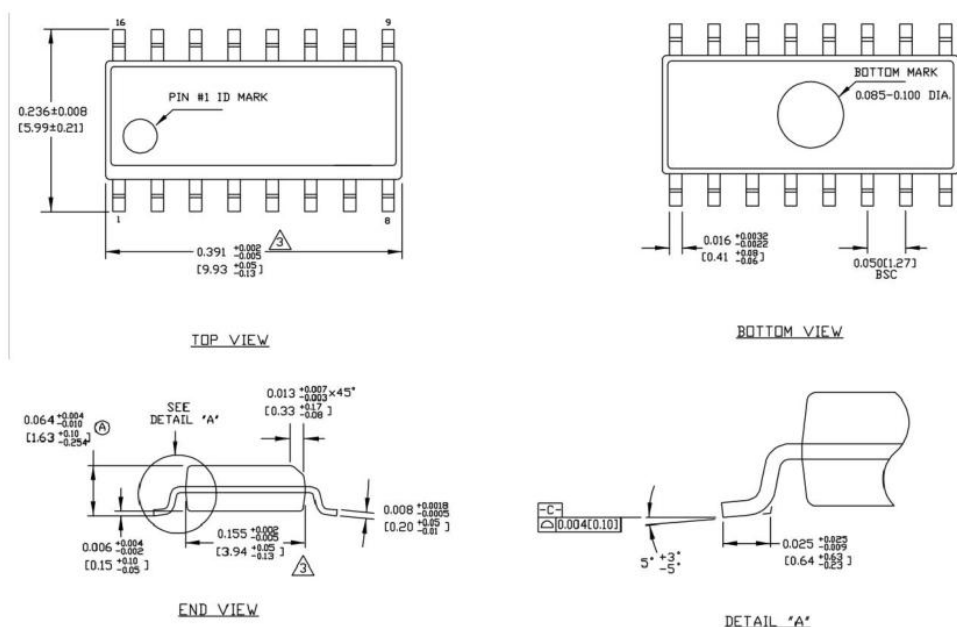


图 12 SSOP16 封装图



- NOTES:
1. DIMENSIONS ARE IN INCHES[MM].
 2. CONTROLLING DIMENSION: INCHES.
- △ DIMENSION DOES NOT INCLUDE MOLD FLASH OR PROTRUSIONS, EITHER OF WHICH SHALL NOT EXCEED 0.010[0.25] PER SIDE.

图 13 SOP16 封装图

8、器件特征

器件名称	封装形式
VT210R	SOP16
VT211R	SSOP16

