

# VG197A/B/C/D

## 2. 4GHz 高集成度无线收发

### 产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
ZHW2008	2021-08	新制

---

# 目 录

1、概 述.....	1
2、功能框图及引脚说明.....	2
2.1、功能框图.....	2
2.2、引脚排列图.....	2
2.3、引脚说明.....	3
2.3.1、SOP8.....	3
2.3.2、QFN16/SOP16.....	3
3、电特性.....	4
3.1、极限参数.....	4
3.2、电气特性.....	4
4、I <sup>2</sup> C/SPI 接口.....	5
4.1、I <sup>2</sup> C 接口.....	5
4.1.1、I <sup>2</sup> C 命令格式.....	5
4.1.2、I <sup>2</sup> C 特性.....	5
4.1.3、I <sup>2</sup> C 器件地址.....	6
4.2、SPI 接口.....	6
5、状态机控制图.....	7
6、寄存器信息.....	8
6.1、部分寄存器描述.....	8
7、寄存器默认值和优化值.....	14
8、典型应用电路.....	15
8.1、VG197A/B.....	15
8.2、VG197D.....	15
8.3、VG197C.....	16
9、注意事项.....	17
9.1、上电和寄存器初始化数据.....	17
9.3、数据包格式.....	18
9.4、FIFO 长度.....	18
9.5、清空 FIFO 指针.....	19
9.6、数据包 PAYLOAD 长度.....	19
9.7、状态机决定包长度.....	19

---

9.7.1、发射时序.....	19
9.7.2、接收时序.....	21
9.7.3、自动应答和自动重传.....	23
9.7.4、CRC16 校验.....	23
9.7.5、应用层决定包长度.....	23
9.7.5.1、fw_term_tx=1.....	23
9.7.5.2、fw_term_tx=0(TX).....	25
9.7.5.3、fw_term_tx=0 (RX).....	26
9.8、PA 输出功率设置.....	27
9.9、RSSI.....	27
<b>10、封装尺寸与外形图.....</b>	<b>29</b>
10.1、SOP8 外形图与封装尺寸.....	29
10.2、QFN16 外形图与封装尺寸.....	30
10.3、SOP16 外形图与封装尺寸.....	31
<b>11、声明及注意事项.....</b>	<b>32</b>
11.1、产品中有毒有害物质或元素的名称及含量.....	32
11.2、注意.....	32

## 1、概述

VG197A/B/C/D 是一款工作在 2.4GHz 世界通用 ISM 频段的单片集成无线收发芯片。该芯片集成了射频接收器、射频发射器、频率综合器、GFSK 调制器、GFSK 解调器等功能模块。通过 I<sup>2</sup>C（VG197B/C/D），三线制 SPI 接口（VG197A）和四线制 SPI 接口（VG197C/D）可以对输出功率、

频道选择以及协议进行灵活配置，并且内置 CRC、FEC、自动应答和自动重传机制，可以大大简化系统设计并优化性能。外围电路简单，只需搭配极少的被动器件就能达到优良的收发性能。

### 其主要特点如下：

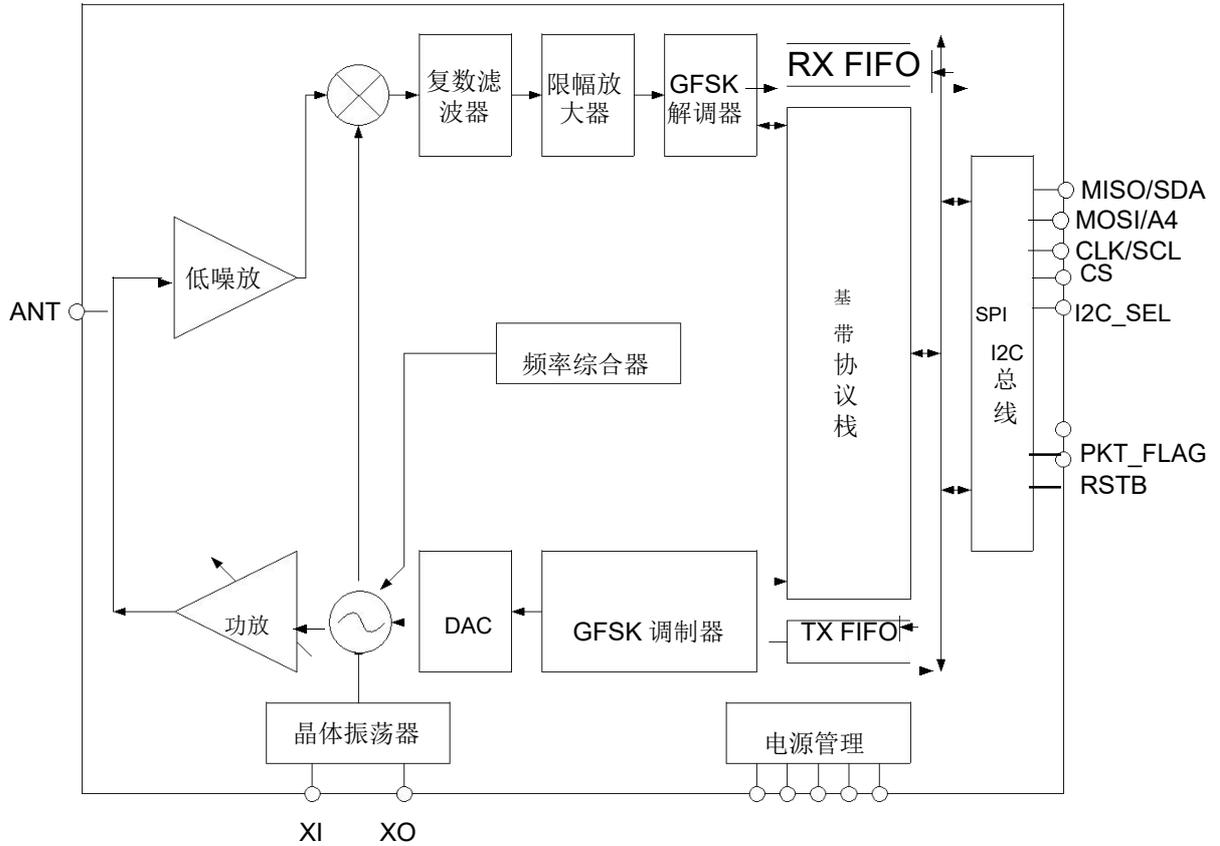
- 频率范围 2402~2530MHz，提供 128 个 channel
- 无线速率：1Mbps
- VG197B/C/D：I<sup>2</sup>C 接口
- VG197A：三线制 SPI 接口
- VG197C/D：四线制 SPI 接口
- 自动应答及自动重传
- 快速频道切换，支持跳频算法
- 支持 RSSI 功能
- 支持软件复位
- 简单低成本外围元器件
- 低工作电压：1.9V~3.6V
- 封装形式：  
VG197A/B：SOP8  
VG197C：QFN16  
VG197D：SOP16

### 典型应用：

- 工业传感器及无线工控设备
- 无线游戏设备
- 遥感勘测
- 安防系统
- 智能运动设备
- 智能电视遥控器
- 无线标签
- 无线门禁
- 安防系统
- 遥控装置
- 无线玩具

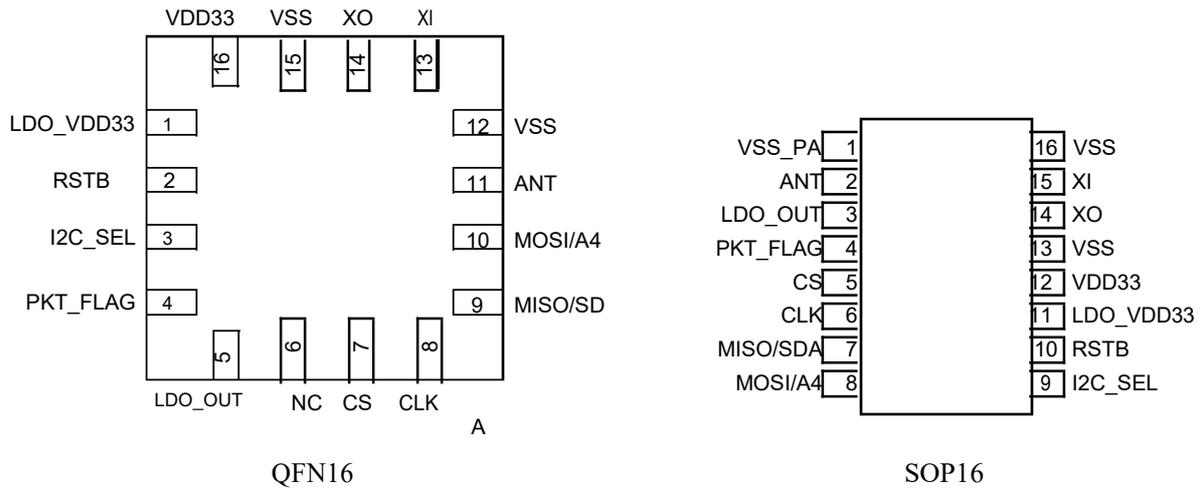
2、功能框图及引脚说明

2.1、功能框图



2.2、引脚排列图





## 2.3、引脚说明

### 2.3.1、SOP8

引脚	符号	类型	功能
1	XO	AO	晶体振荡器输出
2	XI	AI	晶体振荡器输入
3	VSS	GND	地
4	ANT	RF I	射频输入
5	CS	DI	使能信号，低有效，拉低可使芯片退出睡眠模式
6	CLK	DI	I <sup>2</sup> C/SPI 时钟输入脚
7	SDA	D I/O	I <sup>2</sup> C/SPI 数据脚
8	VDD33	PWR	3.3V 电源输入

### 2.3.2、QFN16/SOP16

引脚		符号	类型	功能
QFN16	SOP16			
—	1	VSS PA	GND	地
11	2	ANT	RF I	射频输入
5	3	LDO <sup>-</sup> OUT	PWR	内部 1.8V 电源输出，外接 0.47uF~1uF 电容
4	4	PKT FLAG	DO	发射接收状态标志位
7	5	-CS	DI	使能信号，低有效，拉低可使芯片退出 sleep mode
8	6	CLK	DI	SPI/I <sup>2</sup> C 时钟输入脚
9	7	MISO/SDA	D I/O	SPI 数据输出脚/I <sup>2</sup> C 数据脚
10	8	MOSI/A4	DI	SPI 数据输入脚/I <sup>2</sup> C 地址位 A4
3	9	I2C_SEL	DI	接口模式选择 0: SPI; 1: I <sup>2</sup> C
2	10	RSTB	DI	芯片复位脚，低电平有效；复位后寄存器数值全部恢复默认值。
1	11	LDO_VDD33	PWR	3.3V 电源输入
16	12	VDD33	PWR	3.3V 电源输入
12	13	VSS	GND	地

14	14	XO	AO	晶体振荡器输出
13	15	XI	AI	晶体振荡器输入
15	16	VSS	GND	地
6	—	NC	—	空脚

### 3、电特性

#### 3.1、极限参数

除非另有规定,  $T_{amb}=25^{\circ}\text{C}$

参数名称	符号	最小	最大	单位
工作电压	VDD	-0.3	3.7	V
工作温度	$T_{amb}$	-40	85	$^{\circ}\text{C}$
存储温度	$T_{stg}$	-55	125	$^{\circ}\text{C}$
输入射频信号强度	Pin max	—	+10	dBm

#### 3.2、电气特性

除另有规定外,  $T_{amb}=25^{\circ}\text{C}$ , VDD=3.3V

参数名称	符号	测试条件	最小	典型	最大	单位
工作电压	VDD		1.9		3.6	V
工作电流	IDD	休眠模式	—	1	—	$\mu\text{A}$
		待机模式	—	1	—	mA
		发射模式 (+6dBm)	—	30	—	mA
		接收模式	—	16	—	mA
<b>系统指标</b>						
工作频率	f <sub>OP</sub>		2402	—	2530	MHz
晶振频率	f <sub>XTAL</sub>		—	12	—	MHz
PLL 稳定时间	PLL stable		—	150	—	us
码率	—		—	1	—	Mbps
频道间隔	FCH <sub>LM</sub>		—	1	—	MHz
<b>发射模式指标</b>						
最大输出功率	PRF		—	+8	—	dBm
典型输出功率	PRF	SOP8	—	+7	—	dBm
		SOP16/QFN16	—	0	—	dBm
输出功率范围	PRFC		-24	—	+8	dBm
载波调制的 20dB 带宽 (1Mbps)	PBW1		—	1	1.1	MHz
<b>接收模式指标</b>						
接收灵敏度 (0.1%BER)	RXSENS 2		—	-89	—	dBm
<b>抗干扰特性</b>						
同道干扰	C/I <sub>CO</sub>		—	9	—	dBc
第 1 相邻道干扰	C/I <sub>1ST</sub>		—	5	—	dBc
第 2 相邻道干扰	C/I <sub>2ND</sub>		—	-12	—	dBc
第 3 相邻道干扰	C/I <sub>3RD</sub>		—	-24	—	dBc

操作条件						
高电平输出电压	V <sub>OH</sub>		VDD-0.3	—	VDD	V
低电平输出电压	V <sub>OL</sub>		VSS	—	VSS+0.3	V
高电平输入电压	V <sub>IH</sub>		2.0	3	3.6	V
低电平输入电压	V <sub>IL</sub>		VSS	—	VSS+0.3	V
输入电容	C <sub>in</sub>		—	—	10	pF
工作温度	—		-40	27	+85	°C
储存温度	—		-40	27	+125	°C

注:

[1] 12MHz 晶振的负载电容推荐为 22pF

## 4、I<sup>2</sup>C/SPI 接口

### 4.1、I<sup>2</sup>C 接口

#### 4.1.1、I<sup>2</sup>C 命令格式

Master 写一个或多个字节到 FIFO 或 Register。



Master 写一个字节到指定的寄存器，然后从 FIFO 中读出 1



Master 可以连续读出 FIFO 数据。



Sr: Repeated Start 

Master to Slave
-----------------

A: Acknowledge 

Slave to Master
-----------------

#### 4.1.2、I<sup>2</sup>C 特性

I <sup>2</sup> C 设备从模式可选特性	是否支持
Standard mode – 100kbps	Yes
Fast mode – 400 kbps	Yes
Fast mode plus – 1000 kbps	Yes
Hspeed mode – 3200 kbps	No
Clock stretching	No
10 bit slave address	No
General call address	No
Software reset	No
Device id	No

4.1.3、I<sup>2</sup>C 器件地址

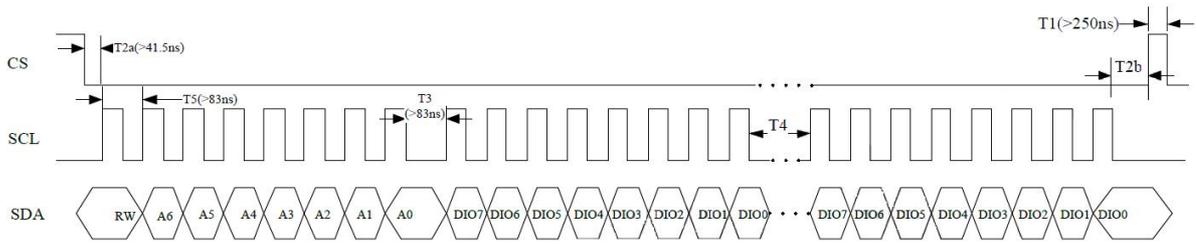
VG197B:

A6	A5	A4	A3	A2	A1	A0	R/W
0	1	1	1	0	0	0	Read=1 Write=0

VG197C/D:

A6	A5	A4	A3	A2	A1	A0	R/W
0	1	由 SPI_MOSI 决定	1	0	0	0	Read=1 Write=0

4.2、SPI 接口



VG197A SPI 时序格式

自定义的三线制 SPI 接口：标准 SPI 接口中的 MOSI 和 MISO 共用一根数据线 SDA，其工作时序和标准 SPI 接口一样。在使用三线 SPI 接口时，需要先写寄存器使能，即上电后将 reg0X2A 从 0XH001 改写为 0X2001。

注：

- 1、SPI 为下降沿采样数据，上升沿改变数据；
- 2、SPI 读写位：写=0，读=1；
- 3、访问接收 FIFO 寄存器 0X28 时，可以按字节读。访问多个 FIFO 数据时可以用一个 CS 周期；
- 4、访问除 FIFO 外的其他寄存器时，一次要读写 16bits；
- 5、访问除 FIFO 外的其他多个寄存器时，可以用一个 CS 周期。此时，地址只要写一次，然后是 16bit 数据，当写完一个寄存器值后，芯片会自动增加寄存器地址。

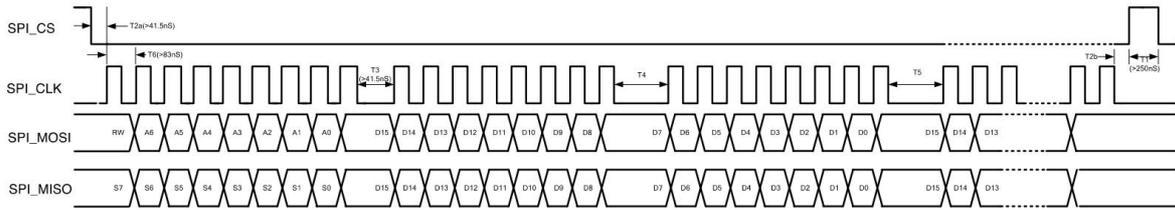
SPI 时序要求

名称	最小	典型	最大	说明
T1	250ns	—	—	两次 SPI 访问的间隔时间
T2a, T2b	41.5ns	—	—	CS 和 SPI_CLK 的间隔
T3	—[1]	—	—	地址和数据间隔时间
T4	—[1]	—	—	高位字节和低位字节的时间间隔
T5	83ns	—	—	SPI_CLK 时钟周期
T6	—[2]	—	—	两个寄存器数据的时间间隔

注：

- [1] 在访问寄存器 0x28 中的 FIFO 数据时，芯片需要 450ns 去找到正确的读 FIFO 读取的指针地址。  
[2] 当读寄存器 0x28 中的 FIFO 数据时，至少需要等 450ns。

读其他寄存器时， $T6_{min}=41.5ns$ 。



VG197C/D SPI 时序格式

**VG197C/D SPI 时序要求**

名称	最小	典型	最大	说明
T1	250ns	—	—	两次 SPI 访问的间隔时间
T2a, T2b	41.5ns	—	—	CS 和 SPICLK 的间隔
T3	_[1]	—	—	地址和数据间隔时间
T4	_[1]	—	—	高位字节和低位字节的时间间隔
T5	_[2]	—	—	两个寄存器数据的时间间隔
T6	83ns	—	—	SPI_CLK 时钟周期

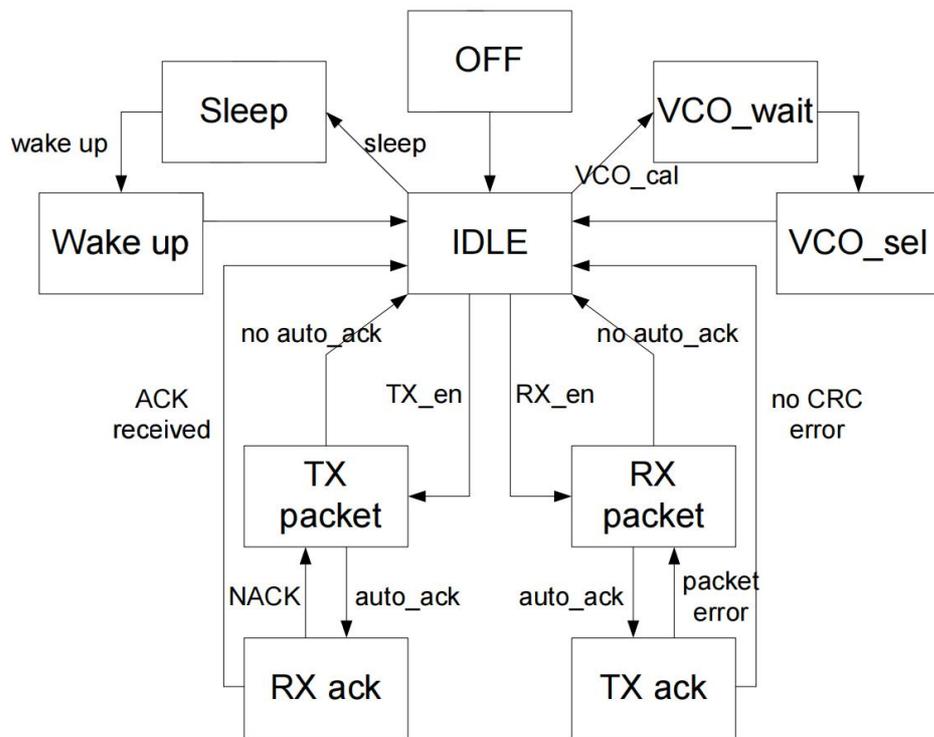
注：

[1] 在访问寄存器 0x28 中的 FIFO 数据时，芯片需要 450ns 去找到正确的读 FIFO 读取的指针地址。

[2] 当读寄存器 0x28 中的 FIFO 数据时，至少需要等 450ns。

读其他寄存器时， $T5_{min}=41.5ns$ 。

**5、状态机控制图**



## 6、寄存器信息

### 6.1、部分寄存器描述

#### RF Synthesizer TX/RX control Register 0x00 default: 0x0030

位	名称	R/W	描述	默认值
15	TX_EN	R/W	使能芯片进入发送状态，1有效	0
14	RX_EN	R/W	使能芯片进入接收状态，1有效 注：TX EN 和 RX EN 不能同时为1，同时为0时芯片处于 IDLE 状态	0
13-12	reserved	R/W	—	00
11-7	SWALLOW[4:0]	R/W	当 RF PLL DIRECT=1 时，载波频率由寄存器直接设置： RF={reg0[6:0], reg0[13:9]}	00000
6-0	RF_PLL_CH_NO [6:0]	R/W	当 RF PLL DIRECT=0 时，载波频率由信道号设置： RF=2402+RF PLL CH NO[6:0]	110000 f=2450MHz

#### Miscellaneous configuration Register 0x01 default: 0x2077

位	名称	R/W	描述	默认值
15	Sleep_mode	R/W	使能芯片进入 sleep 模式，1有效（CS 脚需同时保持高电平）	0
14	—	R/W	—	0
13	CRC EN	R/W	0: CRC 关闭 1: CRC 开启	1
12	—	—	—	—
11	—	—	—	—
hint 10	RF PLL DIRECT	R/W	当 RF PLL DIRECT=1 RF={reg0[6:0],reg0[13:9]} 否则 RF=2402+RF PLL CH NO[6:0]	0
9	Pktpority	R/W	1: PKT/FIFO flag 低有效 0: PKT/FIFO flag 高有效	0
8	—	R/W	—	0
7	Reset system	W/R	1: 使能芯片进行软件复位 注：复位前必须先把 reg0x1e[0]写为 1	0
6 4	—	—	—	—
3	Auto-ack	R/W	1: 接收到数据后发送 ACK 0: 接收到数据后不发送 ACK, 直接进入 IDLE	0
2	Pack len th en	R/W	1: payload 的第一个字节作为包长度	1
1	Fw term tx	R/W	0: 由 MCU 控制何时终止 TX 状态 1: 当 FIFO 写指针等于读指针时，芯片自动结束 TX 状态	1
0	SCRAMBLE_EN	R/W	0: scramble off 1: scramble on	1

**PA Power Control Register 0x02 default: 0x4060**

位	名称	R/W	描述	默认值
15-12	reserved	R/W	—	0011
11-8	reserved	R/W	rev	0000
7-4	reserved	R/W	—	1000
3-0	PA_PW_SET[4:0]	R/W	PA 输出功率控制: 1111: min 1000: med 0000: max	0000

**Operation configuration Register 0x03 default: 0x5800**

位	名称	R/W	描述	默认值
15-13	Preamble_len[2:0]	R/W	000: 1 byte, 10101010 001: 2 byte, 10101010 10101010 111: 8 byte, 10101010.....	010
12-11	Synword_len[1:0]	R/W	00: 16 bits, {reg31[15:0]} 01: 32 bits, {reg31[15:0], reg34[15:0]} 10: 48 bits, {reg31[15:0], reg33[15:0], reg34[15:0]} 11: 64 bits, {reg31[15:0], reg32[15:0], reg33[15:0], reg34[15:0]}	11
10-8	Trailer len[2:0] —	R/W	000: 4 bits, 1010 001: 6 bits, 101010 ..... 111: 18 bits, 101010.....101010	000
7-6	Data packet type[1:0]	R/W	00: NRZ law data 01: Manchester data type 10: 8/10 line code 11: interleave data type	00
5-4	FEC type[1:0]	R/W	00: No FEC 01: FEC 13 10: FEC 23 11: reserve, same as 00	00
3	—	—	—	—
2 0	brclk_sel[2:0]	R/W	000: brclk keep 0 001: xtal_core out 010: crystal divided by 6, 2M out 011: crystal divided by 12, 1M out 100: APLL_clk out 101: clk_tx_out	000

**Operating configuration Register 0x07default: 0x7311**

位	名称	R/W	描述	默认值
15	EN_VCO_CAL_IDLE	R/W	1: 在 IDLE 状态人工使能 VCO 校准过程	0
14	TXRX_VCO_CALEN	R/W	1: TX/RX 状态下, VCO 自动进行校准	1
13-10	TXRX_vco_tim[3:0]	R/W	TXRX 状态下 VCO 自动校准等待时间: 0000: 12us 0001: 14us ..... 1111: 42us	1100
9-0	—	—	—	—

**Timing configuration Register 0x0b default: 0x837F**

位	名称	R/W	描述	默认值
15-12	TX_CW_DLY[3:0]	R/W	PA 开启后, 发送 CW 的时间: 0000: 4us 0001: 6us 1111: 34us	1000
11-8	Re_transmit_time	R/W	ACK 功能开启时, 最大重发次数: 2H: 2 times 3H: 3 times .....	0011
7-6	—	R/W	—	01
5-0	Rx ack time[5:0]	R/W	发射机等待 ACK 返回的时间: T=16us x Rx ack time[5:0] (超过这个时间如果还没收到返回的 ACK 信号, 会自动重发)	111111

**configuration Register 0x0c default: 0x3E11**

位	名称	R/W	描述	默认值
15 10	VCO ON DLY[5:0]	R/W	开启 TX/RX 状态后, 等待 VCO 稳定时间: 000000: 4us 000001: 8us ..... 111111: 256us	001111
9-8	TX PA OFF DLY[1:0]	R/W	PA 关闭延时: 00: 4us 01: 6us 10: 8us 11: 10us	10
7-4	TX_PA_ON_DLY[3:0]	R/W	PA 开启延时: x000: 4us x001: 8us ....	0001

			x1111: 32us	
3-0	TX_SW_ON_DELAY[3:0]	R/W	TX_SW 开启延时: 0000: 8us 0001: 12us .... 11111: 68us	0001

**RSSI value Register 0x11 Read only**

位	名称	R	描述	默认值
15-8	RAW_RSSI[7:0]	R	8 bit RSS 值 (实时更新, 保留最大值)	—
7-0	rss_i_lat[7:0]	R	RSSI latch	—

**Block status Register 0x12 Read only**

位	名称	R	描述	默认值	Optium
15-14	—	—	—	—	—
13	FIFO_FLAG	R	1: FIFO 为空或满的标志位	—	—
12	reserved	R	—	—	—
11	—	—	—	—	—
10	VCO_CAL_ERROR	R	1: VCO 校准失败	—	—
9-0	—	—	—	—	—

**Main status Register 0x16 Read only**

位	名称	R	描述	默认值	Optium
15	CRC error	R	1: CRC 错误 0: CRC 正确	—	—
14	FEC23 error	R	1: FEC23 错误 0: FEC23 正确	—	—
13-8	Framer st	R	Framer 状态: 31H: ST SLEEP 33H: ST-WAKE UP..... ..... - -	—	—
7	Syneword rev	R	1: 接收到 syneword, 只在接收状态下有效	—	—
6	PKT FLAG	R	Packet flag 标志位	—	—
5 3	Tx st[2:0]	R	Transmit packet control state 000: TX_IDLE 001: TX_ID 010: TX_CRC 011: TX_DATA 110: TX_DONE	—	—
2-0	Rx_st[2:0]	R	Receive packet control state 000: RX_IDLE 001: RX_ID 010: RX_DATA 011: RX_TRAILER 100: RX_DONE 110: RX_CRC	—	—

**AMS TEST Control Register 0x1c default: 0x4008**

位	名称	R/W	描述	默认值	Optim
15	RSSI_PDN	R/W	1: 关闭 RSSI 功能 0: 开启 RSSI 功能	0	—
14-0	—	R/W	—	1	—

**Operating Control Register 0x1e default: 0x7FF4**

位	名称	R/W	描述	默认值	Optim
15-14	—	R/W	—	7FF4H	—
0	Reg_Reset EN	R/W	1: 开启软件复位功能, 1 有效。 使能后再写 reg0x01[7]为 1 就可完成对芯片的复位。	0	—

**SYN\_WORD\_1 Register 0x1f default: 0x0101**

位	名称	R/W	描述	默认值
	SYNC_WORD[15:0]	R/W	LSB bits of SYN_WORD is first	0101H

**SYN\_WORD\_2 Register 0x20 default: 0x0202**

位	名称	R/W	描述	默认值
	SYNC_WORD[31:16]	R/W	LSB bits of SYN_WORD is first	0202H

**SYN\_WORD\_3 Register 0x21 default: 0x0303**

位	名称	R/W	描述	默认值
15-0	SYNC_WORD[47:32]	R/W	LSB bits of SYN_WORD is first	0303H

Register

**SYN\_WORD\_4 Register 0x22 default: 0x0404**

位	名称	R/W	描述	默认值
15-0	SYNC_WORD[63:48]	R/W	LSB bits of SYN_WORD is first	0404H

**0x23 default: 0x8001**

位	名称	R/W	描述	默认值
15	FIFO_share_en	R/W	1: RX/TX FIFO 共享, 总长 64bytes 0: RX/TX FIFO 不共享, 各自 32bytes	1
14-0	—	—	—	—

**FIFO threshold reg Register 0x24 default: 0x4401**

位	名称	R/W	描述	默认值
15-11	FIFO_empty_threshold	R/W	认为 FIFO 为空的阈值	01000
10-6	FIFO_full_threshold	R/W	认为 FIFO 为满的阈值	10000
5-0	Synword_threshold	R/W	认为 syncword 正确的阈值, XX 表示错 XX-1 bit 也认为是正确(设为 1, 表示全部正确)	000001

**RX\_FIFO\_RD\_PTR Register 0x25 default: 0x0000**

位	名称	R/W	描述	默认值
15	RXFIFO_CLR_W_PTR	R/W	1: 清空 RX FIFO 写指针	0
14	RX_FIFO_WR_PTR[6]	R/W	RX FIFO 写指针最高位, 当 fifo_share_en=1 有效	0
13-8	RX_FIFO_WR_PTR[5:0]	R/W	RX FIFO 写指针低 6 位	0
7	RXFIFO_CLR_R_PTR	R/W	1: 清空 RX FIFO 读指针	0
6	RX_FIFO_RD_PTR[6]	R/W	RX FIFO 读指针最高位, 当 fifo_share_en=1 有效	0
5-0	RX_FIFO_RD_PTR[5:0]	R/W	RX FIFO 读指针低 6 位	0H

**TX\_FIFO\_RD\_PTR Register 0x26 default: 0x0000**

位	名称	R/W	描述	默认值
15	TXFIFO_CLR_W_PTR	R/W	1: 清空 TX FIFO 写指针	0
14	TX_FIFO_WR_PTR[6]	R/W	TX FIFO 写指针最高位, 当 fifo_share_en=1 有效	0
13-8	TX_FIFO_WR_PTR[5:0]	R/W	TX FIFO 写指针低 6 位	0
7	TXFIFO_CLR_R_PTR	R/W	1: 清空 TX FIFO 读指针	0
6	TX_FIFO_RD_PTR[6]	R/W	TX FIFO 读指针最高位, 当 fifo_share_en=1 有效	0
5-0	TX_FIFO_RD_PTR[5:0]	R/W	TX FIFO 读指针低 6 位	0H

**TX\_FIFO\_REG Register 0x27 default: 0x0000**

位	名称	R/W	描述	默认值
15-0	TX_FIFO_REG	R/W	MCU 写 FIFO 数据的接口	0000H

**RX\_FIFO\_REG Register 0x28 default: 0x0000**

位	名称	R/W	描述	默认值
15-0	RX_FIFO_REG	R/W	MCU 读 FIFO 数据的接口	0000H

## 7、寄存器默认值和优化值

芯片共有 42 个寄存器，复位后，所有寄存器均为默认值，如表 1 所示。正常工作时，只需要对少数几个寄存器的值进行优化即可，如表 2 所示。

表 1 寄存器默认值

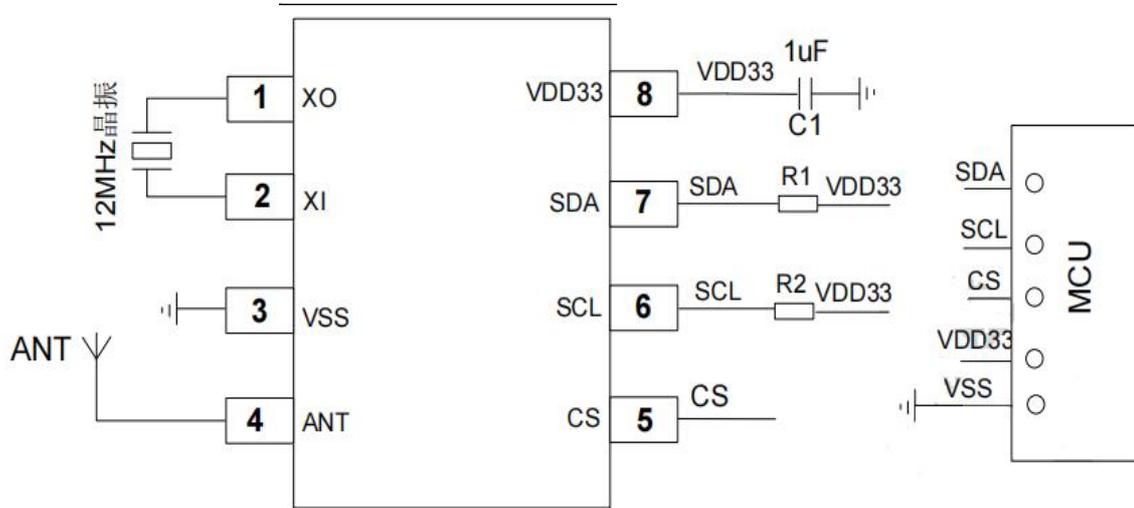
Address	reset value	Address	reset value
0x00	0x0030	0x15	Read only
0x01	0x2077	0x16	Read only
0x02	0x4060	0x17	0x0000
0x03	0x5800	0x18	0x6FE1
0x04	0x4A00	0x19	0x1300
0x05	0x7FA6	0x1a	0x00F7
0x06	0x1988	0x1b	0x1800
0x07	0x7311	0x1c	0x4008
0x08	0x1659	0x1d	空
0x09	0x007B	0x1e	0x7FF4
0x0a	0x20A3	0x1f	0x0101
0x0b	0x837F	0x20	0x0202
0x0c	0x3E11	0x21	0x0303
0x0d	0x6003	0x22	0x0404
0x0e	空	0x23	0x8001
0x0f	0x661D	0x24	0x4401
0x10	0x5F8F	0x25	0x0000
0x11	Read only	0x26	0x0000
0x12	Read only	0x27	0x0000
0x13	Read only	0x28	0x0000
0x14	空	0x29	0x0000
		0x2A	0xA001

表 2 寄存器优化值

Address	Opt value
0x0a	0x2053
0x03	0x5810

8、典型应用电路

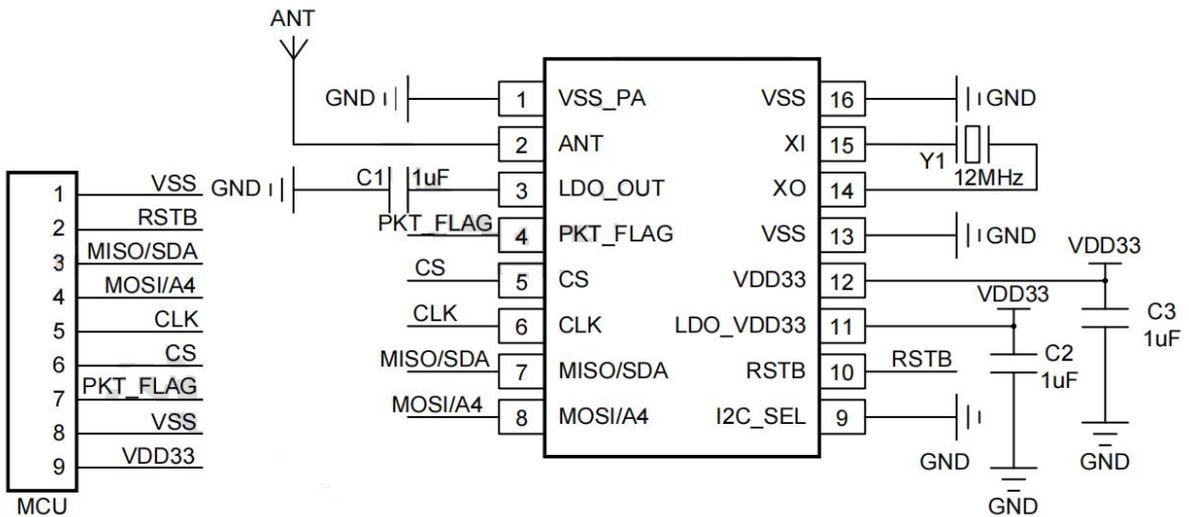
8.1、VG197A/B



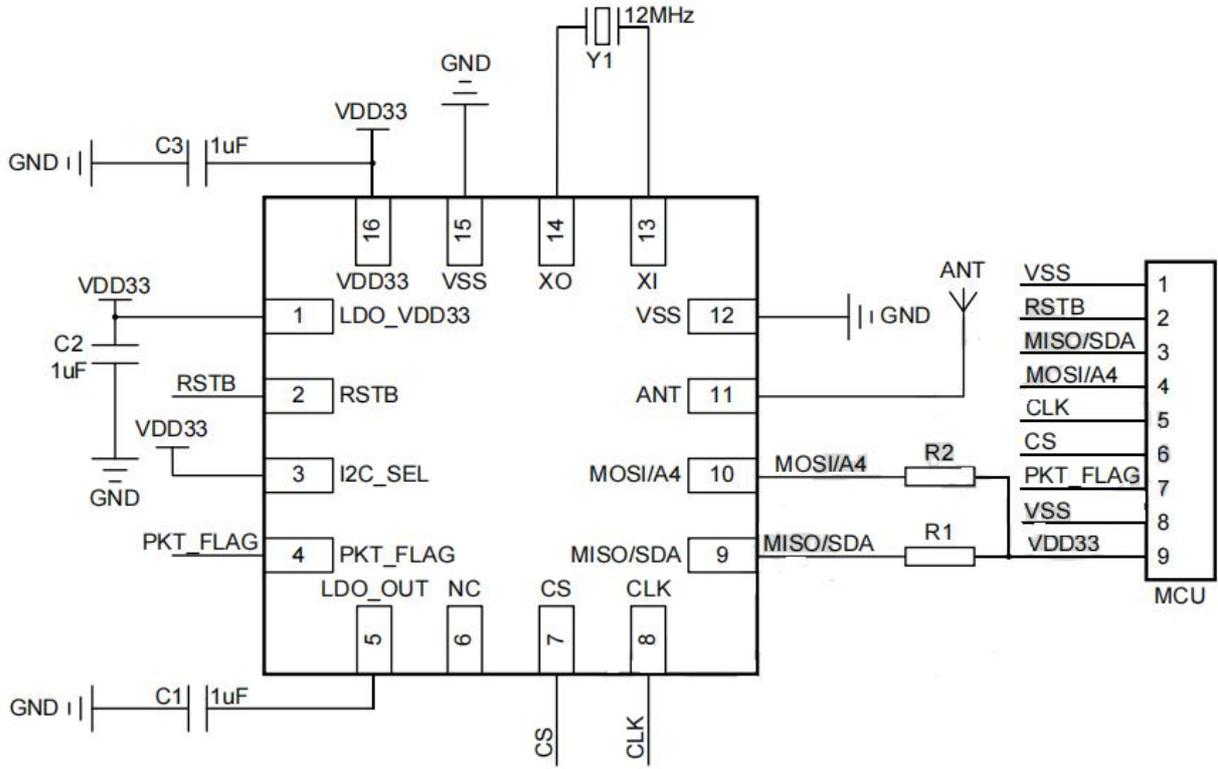
注：

- 1、VG197B 内部已经在 SDA 和 SCL 脚上各集成了 4.7K 的上拉电阻，在一般应用场合中，外部上拉电阻 R1 和 R2 可不加；
- 2、VG197A 的 SDA 和 SCL 内部没有集成上拉电阻。

8.2、VG197D



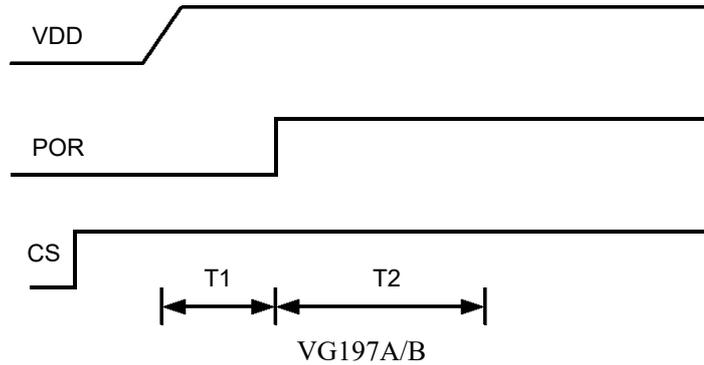
8.3、VG197C



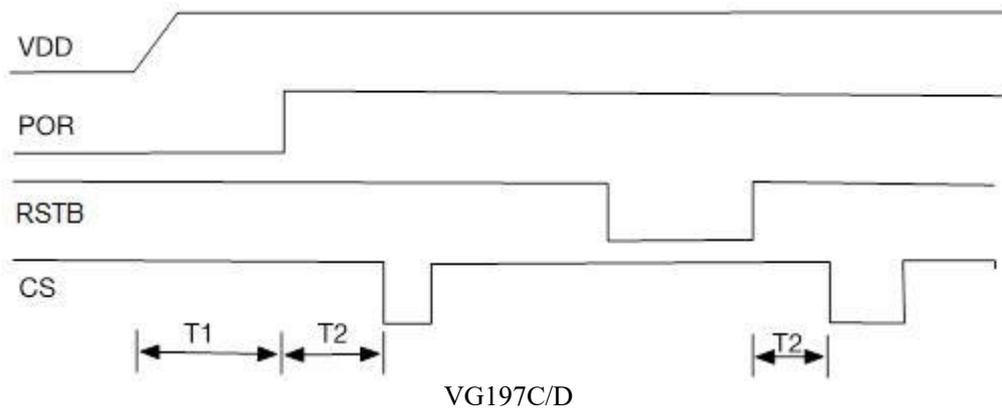
注：I<sup>2</sup>C 模式下，芯片内部在 MISO/SDA 和 MOSI/A4 脚分别集成了 4.7K 上拉电阻，外部上拉电阻可根据实际应用情况来加或不加。

## 9、注意事项

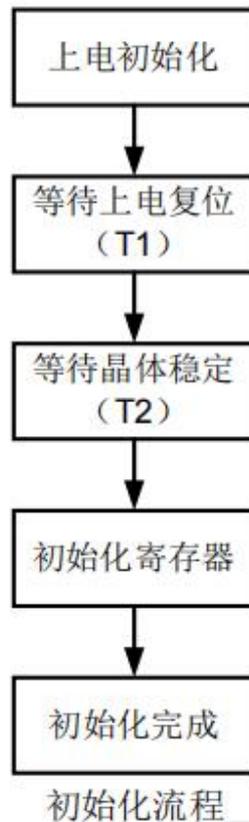
### 9.1、上电和寄存器初始化数据



1. 芯片内部集成上电复位功能（POR），T1 时间为上电复位时间，约 0.5ms
2. T2 是晶振稳定时间，约为 1.5ms，然后由 MCU 初始化寄存器
3. 寄存器初始化完成后，芯片可以开始发射或接收数据
4. 除了内部自动复位，芯片还有软件复位功能：
  - a、软件复位：先写 0x1e[0]寄存器为“1”，使能软件复位功能，再对 0x01[7]寄存器写“1”就可以完成复位操作。



1. 芯片内部集成上电复位功能（POR）（如果只用内部复位，RSTB 脚只需要拉高或悬空），T1 时间为上电复位时间，约 0.5ms
2. T2 是晶振稳定时间，约为 1.5ms，然后由 MCU 初始化寄存器
3. 寄存器初始化完成后，芯片可以开始发射或接收数据
4. 除了内部自动复位，芯片还有其它两种复位方式：
  - a、RSTB 引脚复位：RSTB 为低时对芯片进行复位
  - b、软件复位：先写 0x1e[0]寄存器为‘1’，使能软件复位功能，再对 0x01[7]寄存器写‘1’就可以完成复位操作。采用内部 POR 和软件复位功能，可以省去 RSTB 引脚以节省 MCU 资源，此时 RSTB 悬空或上拉至 VDD33 即可。



### 9.2、进入 sleep mode 和唤醒

MCU 写寄存器 0x01[15] 为“1”，CS 拉高后，芯片进入 sleep mode，此时消耗电流 < 1uA，sleep mode 下寄存器的值能够保持。当 CS 拉低后，芯片自动唤醒进入 IDLE 状态。MCU 要拉低 CS 一段时间（等待晶体稳定，约 1.5ms），再读写数据。

### 9.3、数据包格式

空中数据包格式

Preamble	SYNC	T ailer	Payload	CRC
----------	------	---------	---------	-----

Preamble: 1-8 bytes, programmable

SYNC: 16/32/48/64 bits, programmable as device syncword

Trailer: 4~18 bits, programmable.

Payload: TX/RX data. There are 4 data types:

Raw data

8bit/10bit linecode

Manchester

Interleave with FEC option

CRC: 16-      CRC is optional.

### 9.4、FIFO 长度

默认是 64 个字节，接收和发送共用，也可设置成分开使用各 32 个字节  
把 0x23[15] 设置为 0 即各使用 32 字节

9.5、清空 FIFO 指针

接收 FIFO 和发送 FIFO 的读写指针都可通过对 0x25, 0x26 相应寄存器写'1'来清除  
当接收到数据包,读指针将指示 FIFO 中有多少 bytes 数据。  
当接收器收到 SYNC 时,接收 FIFO 写指针会自动清 0。  
当发射器发送完数据后,发射 FIFO 读指针会自动清 0。

9.6、数据包 payload 长度

两种方式去确定 TX/RX 包长度。当寄存器 0x01[2]=1 时,内部状态机会根据 payload 第一个 byte 数据来检测包长度。如要发 8 个 byte,第一个 byte 应写 8,总字长为 9 个 byte。当寄存器 0x01[2]=0,第一个 byte 数据没什么特殊意义。数据包长度将由 TX FIFO 何时为空或者何时清空 TX EN 来决定,见下表。

数据包长度

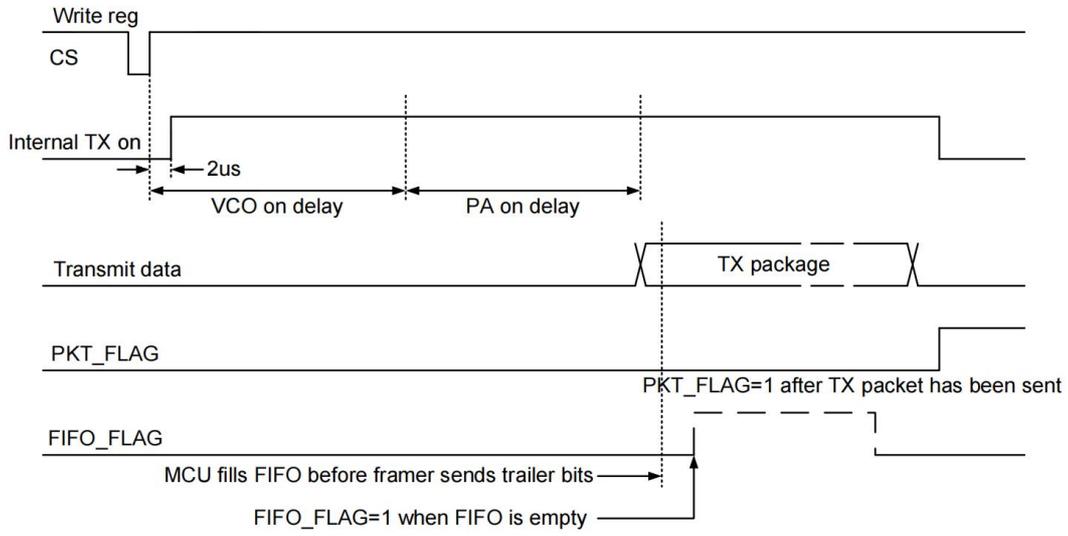
0x01[2] pack_length_en	0x01[1] fw term tx	描述
0	- 0 -	当 TX EN=0 时,终止发射。 当 RX EN=0 时,终止接收。
	1	当 FIFO 为空时,自动终止发射。当 RX EN=0 时,终止接收。
1	x	Payload 第一个字节表示包长度,0 到 255bytes。 当发完 0 到 255bytes 后,发射自动终止。

9.7、状态机决定包长度

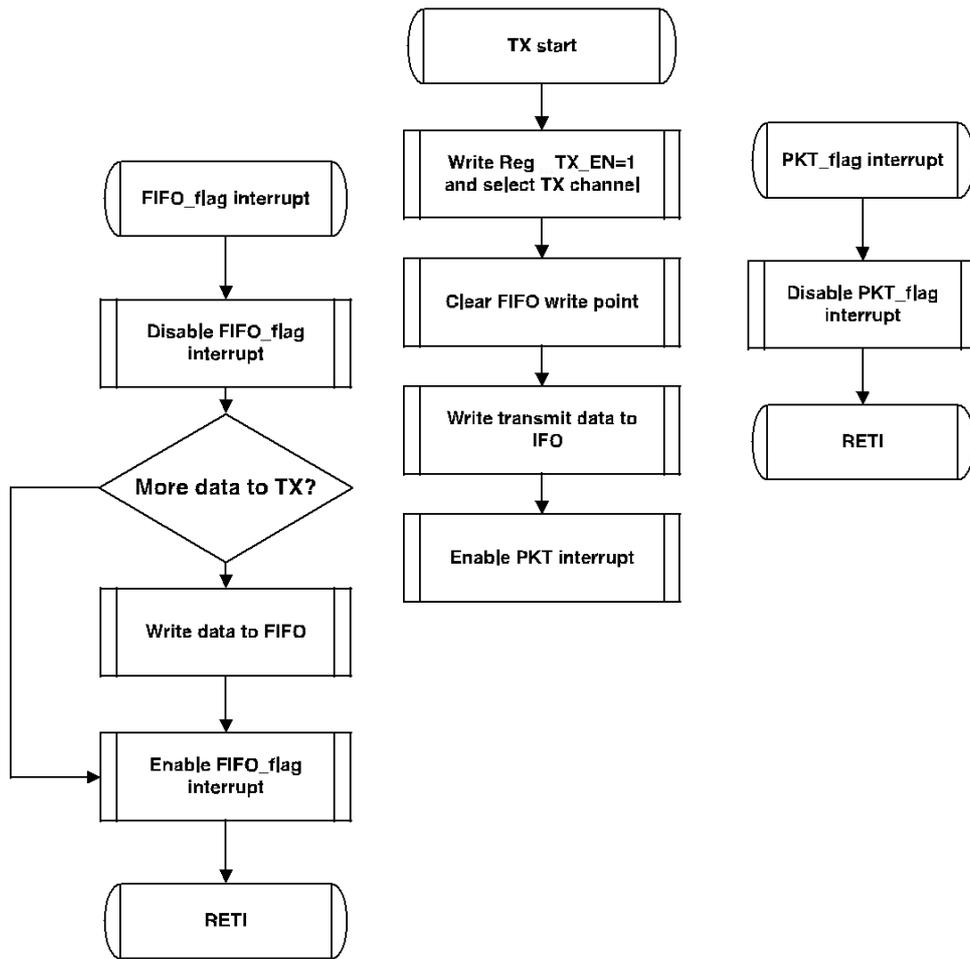
当寄存器 0x01[2]=1 时,payload 的第一个 byte 表示包长度,最大长度是 255bytes。

9.7.1、发射时序

下面显示 TX 时序:当 MCU 将寄存器 0x00[15]写为“1”后,同时写寄存器 0x00[6:0]设定好发射信道,芯片将自动根据 payload 来产生包。MCU 需要在发射 trailer 前写入发射数据。如果包长度超过 FIFO 长度,MCU 需要多次写 FIFO 数据。FIFO flag (reg0x12[13])表示 FIFO 是不是为空。



TX 时序图



FIFO 和 PKT flags 作为 MCU 的中断信号

在上面的流程图中，先使能发送状态机，再写发送数据到发送 FIFO 中，这样可以提高 MCU 效率，但要保证数据包在发送 TRAILER 之前写入所有数据；如果要写入的时间需要很长，则应先写好所有数据再启动发送状态。

////////// 发射流程例子：

- 1、初始化寄存器，即写入需要优化的寄存器值

write reg[0x0a]=0x2053;

write reg[0x03]=0x5810;

- 2、清空发送 FIFO

reg[0x26]=0x8080;

- 3、写数据到 FIFO，发送数据： 0x05 0x01 0x02 0x03 0x04 0x05，第一个字节表示长度

write reg[0x27]=0x0501;

write reg[0x27]=0x0203;

write reg[0x27]=0x0405;

4、启动发送使能，同时设置频道

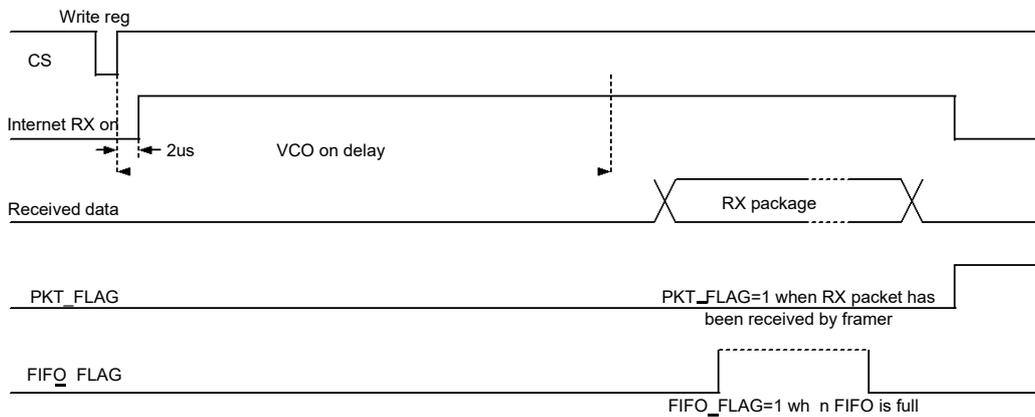
```
write reg[0x00]=0x80XX; //低 7 位为频道号
```

5、等待 pkt\_flag( reg0x16[6] )为高，表示发送完成

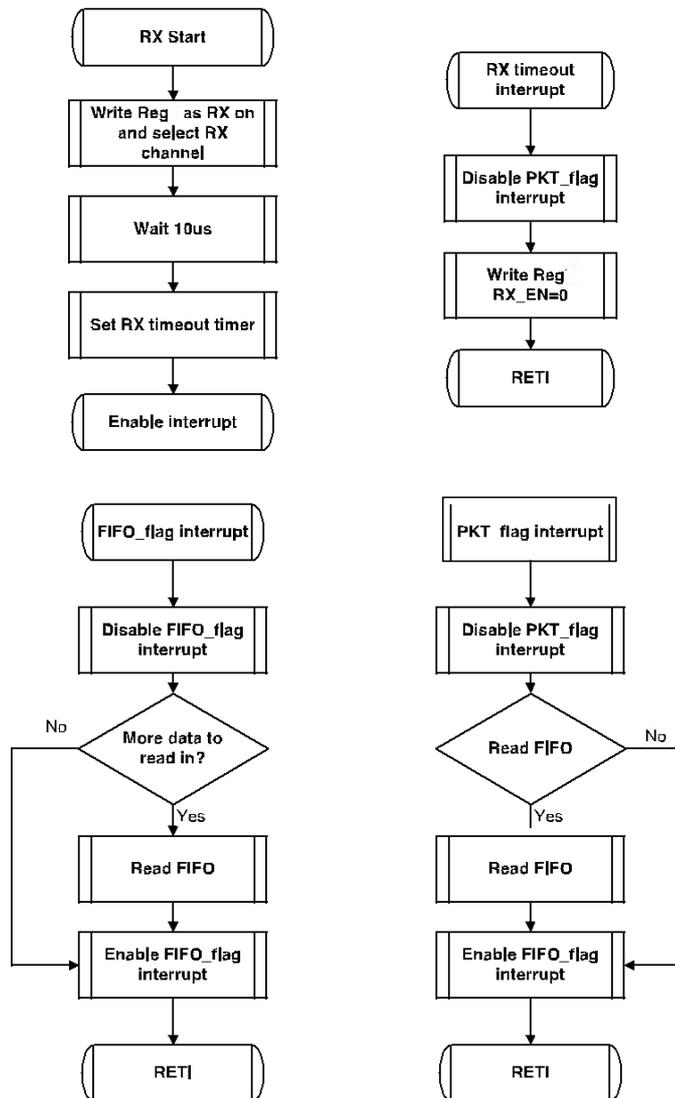
### 9.7.2、接收时序

下面显示 RX 接收时序。当 MCU 将寄存器 0x00[14]写为 1 并且选择好接收器信道，芯片将打开 RX 并等待正确的 syncword。当收到正确的 syncword，芯片将自动开始处理数据包。当数据包处理完毕，状态机将进入 IDLE。

当接收到的数据包长度长于 63 bytes，FIFO flag 将起作用，意味着 MCU 必须从 FIFO 中读取数据。在弱信号、多径和远距离时，不一定能收到正确的 syncword。为了避免出现死机情况，MCU 需要做一个定时器。在大多数应用中，数据包是在一定时间窗口内可以收到的，如果没收到系统要有定时器恢复到正常模式。



接收时序图



接收流程图

////////接收流程例子

1、初始化寄存器，即写入需要优化的寄存器值

reg[0x0a]=0x2053;

reg[0x03]=0x5810;

2、清空接收 FIFO

write reg[0x25]=0x8080;

3、启动接收使能，同时设置频道

write reg[0x00]=0x40XX; //低 7 位为频道号

4、等待 pkt\_flag( reg0x16[6] )为高，表示接收到一帧数据，开始从接收 FIFO 读数据，读出的第一个字节为数据长度

read reg[0x28]  
read reg[0x28].....

### 9.7.3、自动应答和自动重传

该功能可配置的寄存器有：

写寄存器 0x01[3]=1，使能 auto-ack 功能。

写寄存器 0x0b[11:8]，设置重发次数，默认值是 3，即第一次发送失败后，再重发 2 次。

写寄存器 0x0b[5:0]，设置等待 ACK 时间，默认是 0x3f，每个 step 是 16us，总共大约为 1ms，表示等待 1ms 时间如果没收到 ACK 包且重发次数没有到最大值就会重新发送数据包。

使能和不使能 AUTO-ACK 功能对应的 PKT\_FLAG 的拉起时间也不一样：

发射方收到 ACK 包后或未收到 ACK 包但重发次数已最大，这时会拉起 PKT\_FLAG，退出发射状态，MCU 在 PKT\_FLAG 拉高后，可读寄存器 0x16[7]位，如果为 1 即收到 ACK 包。

接收方在收到数据包后再发出 ACK 包，然后退出接收状态，拉起 PKT\_FLAG 信号。

ACK 包的时间约为 150us，这由 preamble 和 syncword 的长度决定。

### 9.7.4、CRC16 校验

该功能默认为开启。

写寄存器 0x01[13]开启或关闭 CRC 功能。

CRC 开启但 AUTO-ACK 功能没有开启时，芯片接收状态不受 CRC 状态影响，但寄存器会有 CRC error 状态位。PKT\_FLAG 拉起后，MCU 可读 0x16[15]位判断 CRC 是否正确，来决定是否需要读该帧-数据。

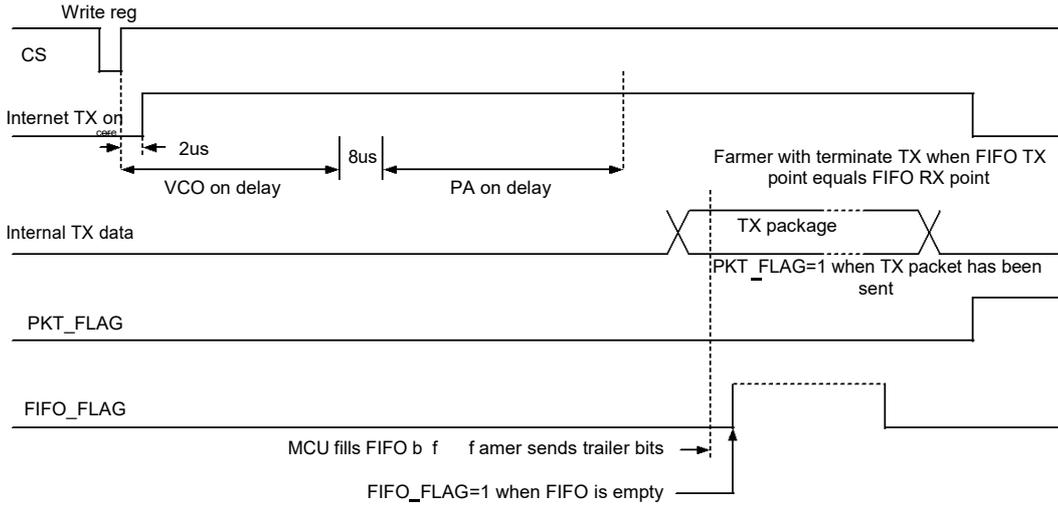
CRC 开启且 AUTO ACK 功能也开启，这时芯片会自动判断 CRC 是否正确，如果接收方 PKT\_FLAG 拉起，说明收到一帧数据包且 CRC 正确。

### 9.7.5、应用层决定包长度

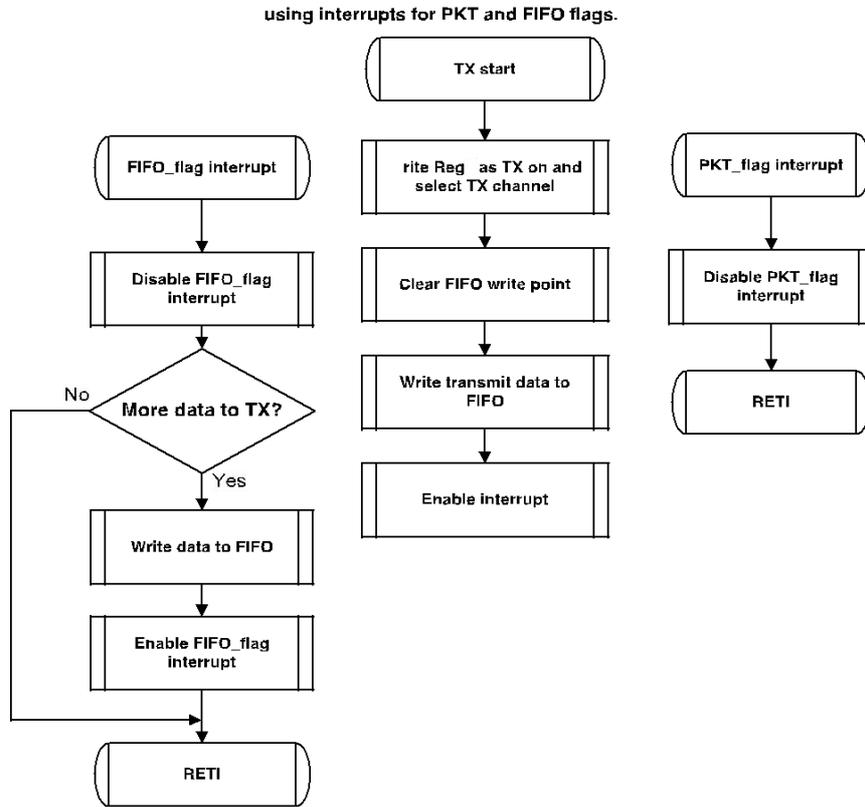
当寄存器 0x01[2]=0 时，payload 第一个字节没有特殊意义，包长度由寄存器 0x01[1]决定。

#### 9.7.5.1、fw\_term tx=1

当寄存器 0x01[1]=1，在发射数据时，系统将比较发送 FIFO 的写指针和读指针，如果 MCU 停止向发送 FIFO 写数据，芯片将会最终探测到 FIFO 何时为空，然后自动退出发射状态。时序图如下：



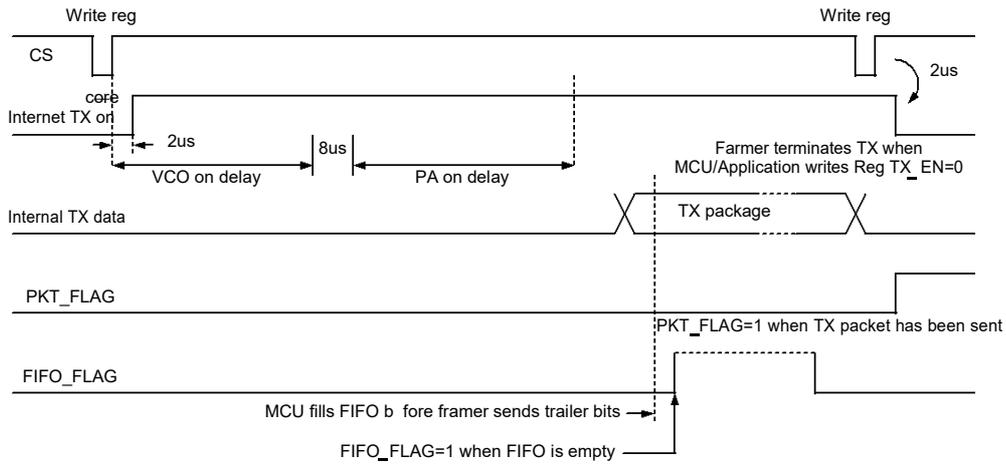
注意：当寄存器 0x01[1]=1，不要让 FIFO 过空或过满，FIFO full/empty 阈值可以通过寄存器 FIFO THRESHOLD 设置，最优值由 I<sup>2</sup>C 速度和 MCU 读写 FIFO 速度决定。



寄存器 0x01[2:1]=2'b01 时发射的流程图

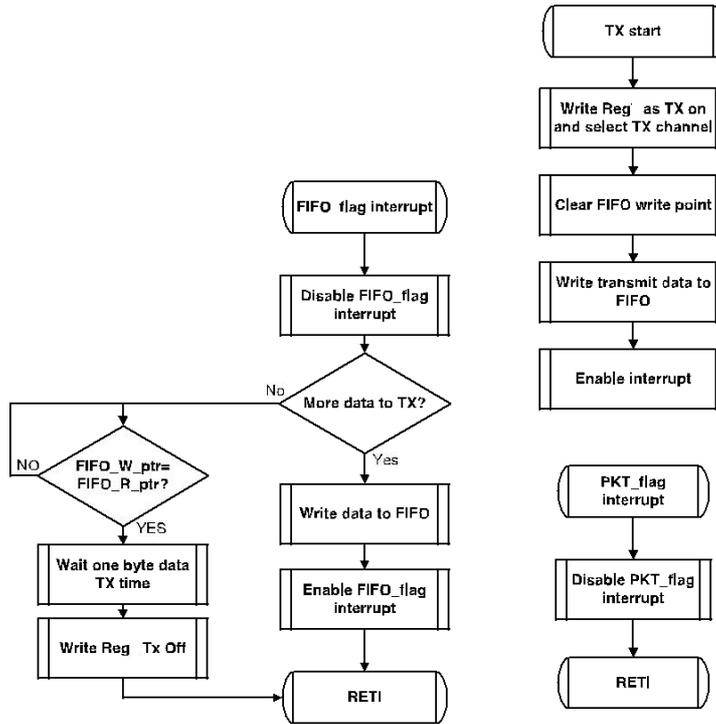
9.7.5.2、fw\_term\_tx=0(TX)

当寄存器 0x01[2:1]=2'b00 时，系统只有在寄存器 0x00[15] tx\_cn=0 时停止发射。



当寄存器 0x01[2:1]=2'b00 时，TX 时序图

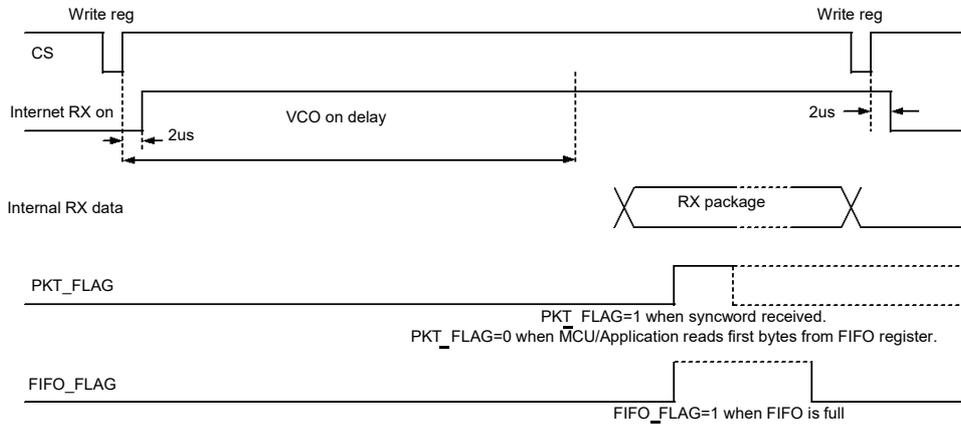
using interrupts for PKT and FIFO flags.



当寄存器 0x01[2:1]=2'b00 时，TX 流程图

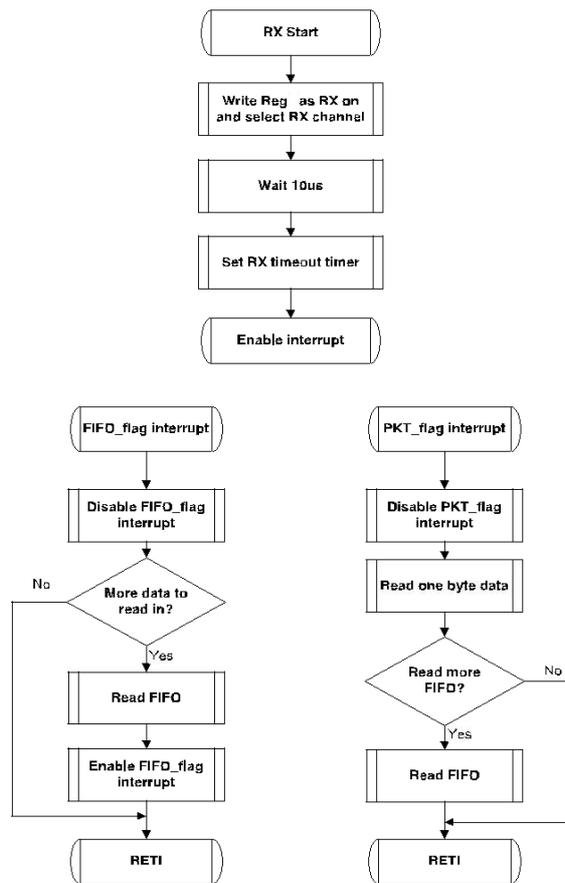
9.7.5.3、fw\_term\_tx=0 (RX)

当 reg0x01[2]=0 时，芯片将会在 reg0x00[14]=1 (RX\_EN=1) 时开始接收包，此时芯片将会自动将 RX 设定到固定的频道接收。在等待一定时间使内部时钟和 RX 电路稳定后，芯片开始在收到的信号中寻找 syncword。一旦找到，将拉高 PKT flag，并向 FIFO 里写收到的数据。PKT flag 将一直为高直到 MCU 将 FIFO 中的数据读完。当 MCU 把数据读完后，PKT flag 将拉低直到下个 TX/RX 周期。当 Reg0x01[2:1]='b00 or 'b01 时，必须由 MCU 将 Reg0x00[14]写为 0 才能退出 RX 状态。



当 Reg0x01[2:1]='b00 'b01 时，RX 时序图

using interrupts for PKT and FIFO flags.



©08C

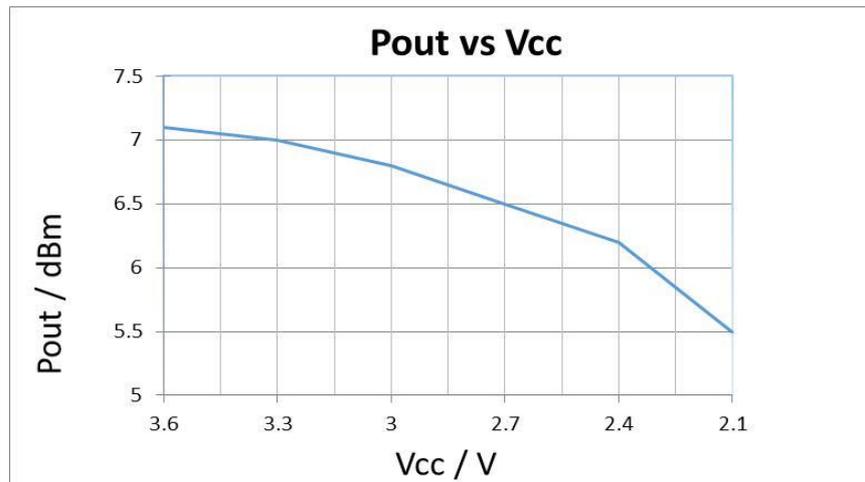
当 Reg0x01[2:1]='b00 or 'b01 时，RX 流程图

## 9.8、PA 输出功率设置

PA 的输出功率可以通过 reg0x02 寄存器来设置。最大输出功率可到+8dBm，最小可到-24dBm。下表列出部分功率配置：

Reg0x02	Pout (dBm)	Ivcc (mA)
0x4060	7	34
0x4061	6	30
0x4065	3	23
0x4067	1	20
0x2020	0	16
0x2061	-2	15
0x2064	-5	13
0x2066	-7	12
0x2068	-10	11.6
0x306A	-13	11
0x307A	-16	9
0x306F	-24	8

电源电压的变化会导致输出功率也随着变化，在实际应用的时候需要注意。以下是输出功率和电源电压的对应关系：

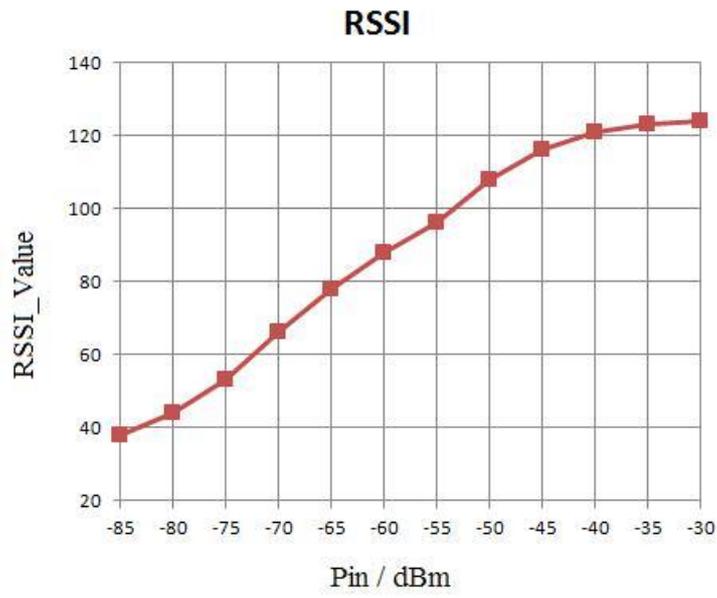


## 9.9 RSSI

VG197A/B/C/D 支持 RSSI 检测功能，在 RX 状态下，可通过 reg0x11[15:8]直接读取实时的 RSSI 值，其检测方法如下：

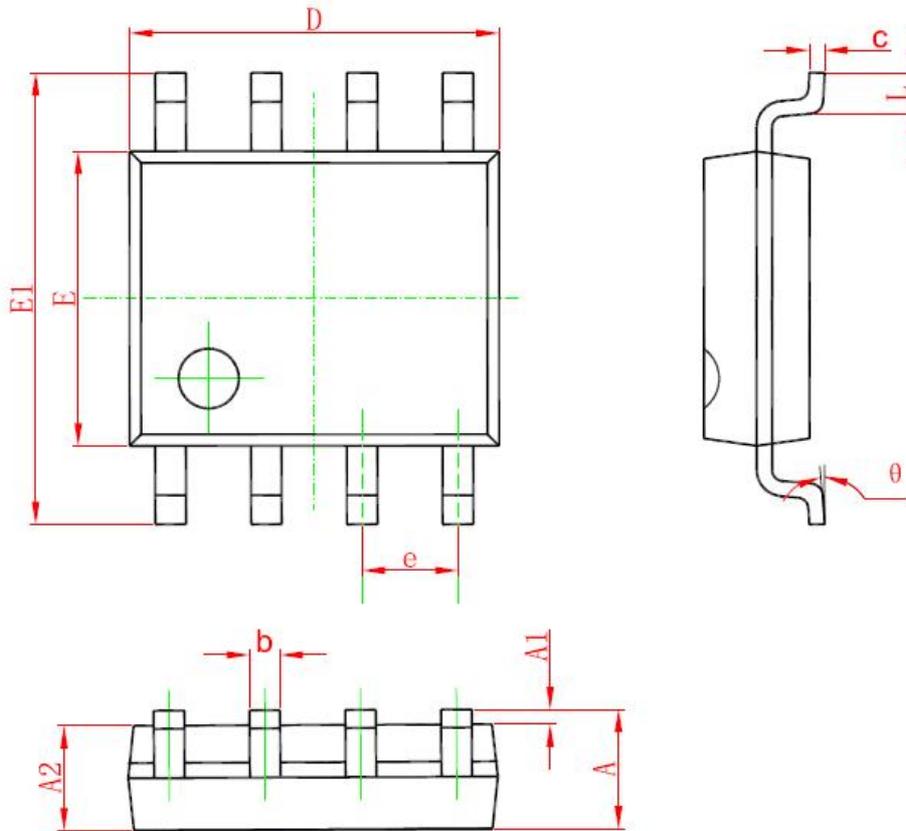
- (1)、将芯片设置在 RX 状态；
- (2)、先将 reg0x1c[15]写为 1，关闭 RSSI 以消除之前留存的 RSSI 值。然后再将 reg0x1c[15]写为 0，开启 RSSI 检测功能，等待 60us 之后就可以通过 reg0x11[15:8]读取当下的 RSSI 值。

下图是芯片 RSSI 检测功能的实测性能：



10、封装尺寸与外形图

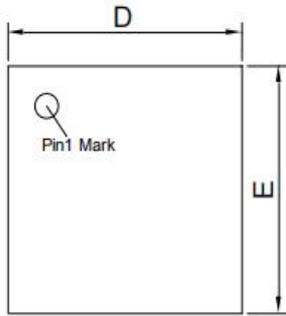
10.1、SOP8 外形图与封装尺寸



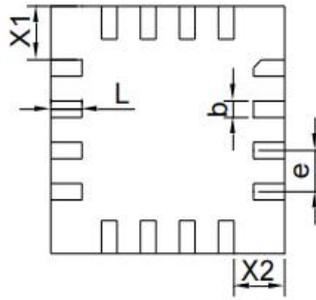
Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

10.2、QFN16 外形图与封装尺寸

Package Top View



Package Bottom View

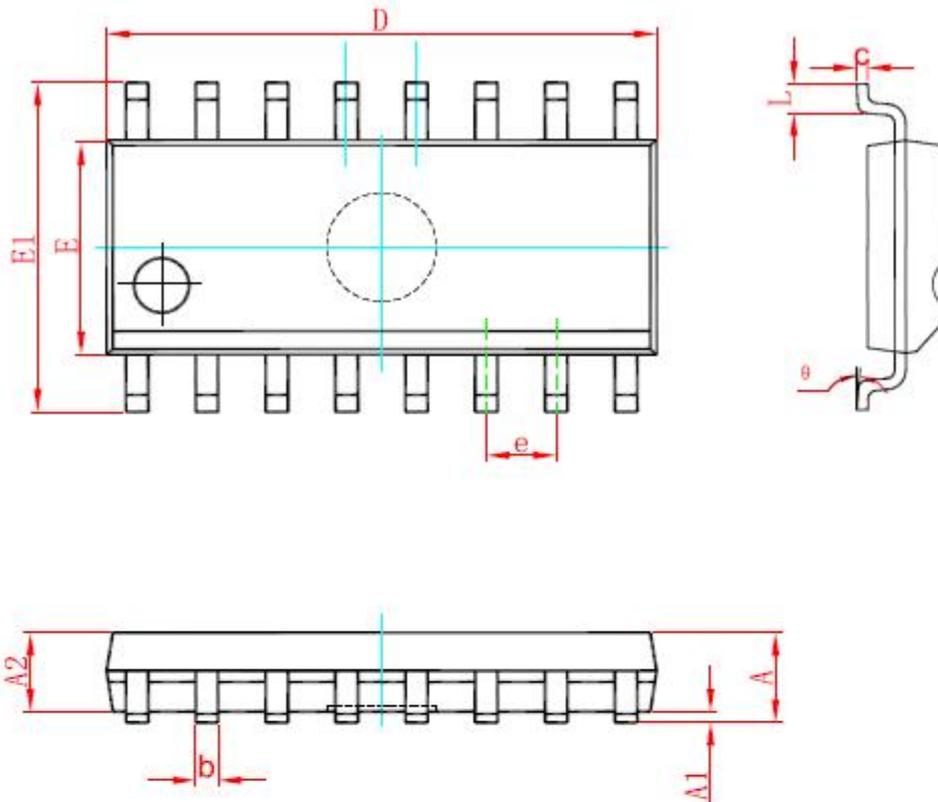


Package Side View



符号	尺寸 (mm)			尺寸 (inch)		
	最小	典型	最大	最小	典型	最大
A	0.320	0.550	0.380	0.013	0.022	0.015
A1	0.007	0.012	0.017	0.000	0.000	0.001
D	2.950	3.000	3.050	0.116	0.118	0.120
E	2.950	3.000	3.050	0.116	0.118	0.120
e	0.450	0.500	0.550	0.018	0.020	0.022
b	0.170	0.200	0.230	0.007	0.008	0.009
L	0.370	0.400	0.430	0.015	0.016	0.017
X1	0.600	0.650	0.700	0.024	0.026	0.028
X2	0.600	0.650	0.700	0.024	0.026	0.028

## 10.3、SOP16 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
theta	0°	8°	0°	8°

## 11、声明及注意事项

### 11.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr (VI))	多溴联苯 (PBBs)	多溴联苯醚 (PBDEs)	邻苯二甲酸丁酯 (DBP)	邻苯二甲酸丁苄酯 (BBP)	邻苯二甲酸二(2-乙基己基)酯 (DEHP)	邻苯二甲酸二异丁酯 (DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○：表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×：表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

### 11.2、注意

在使用本产品之前建议仔细阅读本资料；

本资料中的信息如有变化，恕不另行通知；

本资料仅供参考，本公司不承担任何由此而引起的任何损失；

本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。